

FIELD EMITTER LIQUID CRYSTAL DISPLAY

Patent number: WO9613753
Publication date: 1996-05-09
Inventor: AKINWANDE AKINTUNDE I; SARMA KALLURI R
Applicant: HONEYWELL INC (US)
Classification:
- international: **G02F1/13357; G02F1/13; (IPC1-7): G02F1/1335; G09G3/34; H01J1/30**
- european: **G02F1/13357**
Application number: WO1995US13329 19951020
Priority number(s): US19940331771 19941031

Also published as:

EP0789856 (A1)
US5646702 (A1)
EP0789856 (B1)

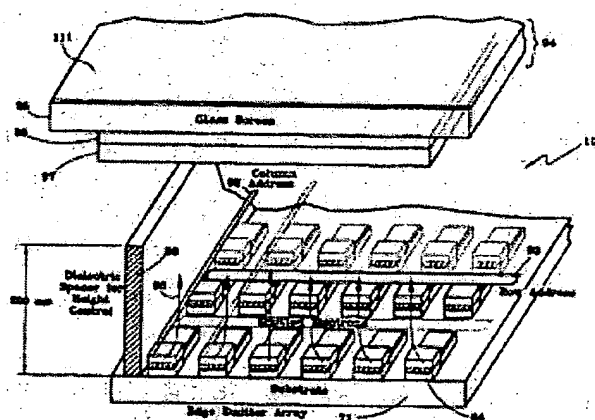
Cited documents:

US5347201
US5126865
US5214347

[Report a data error here](#)

Abstract of WO9613753

A liquid crystal display having pixels illuminated by field emitter arrays (100). The field emitter arrays may be utilized to illuminate each pixel individually or to be a backlight lamp to illuminate the whole display, whether monochrome or color. A field emitter array back-lighted liquid crystal displays, whether active matrix or passive, provide greater compactness, higher luminous efficiency, more brightness, and longer lifetime than a fluorescent lamp. Field emitter arrays may also provide light in various colors for the liquid crystal display thereby eliminating the need for color filters which result in duller colors than that of field emitter arrays. Each color filter absorbs two-thirds of the light that it receives. A color filter liquid crystal color display exhibits colors that have diminished chromaticity and purity in comparison to those of a field emitter array liquid crystal display.



Data supplied from the esp@cenet database - Worldwide

BEST AVAILABLE COPY

(51)Int.Cl. ⁸	識別記号	F I		
G 0 2 F 1/133	5 3 5	G 0 2 F 1/133	5 3 5	
	5 1 0		5 1 0	
	1/1335		1/1335	5 3 0
G 0 9 G 3/36	5 3 0	G 0 9 G 3/36		
H 0 1 J 1/30		H 0 1 J 1/30	F	
審査請求 未請求 予備審査請求 有 (全 56 頁) 最終頁に続く				

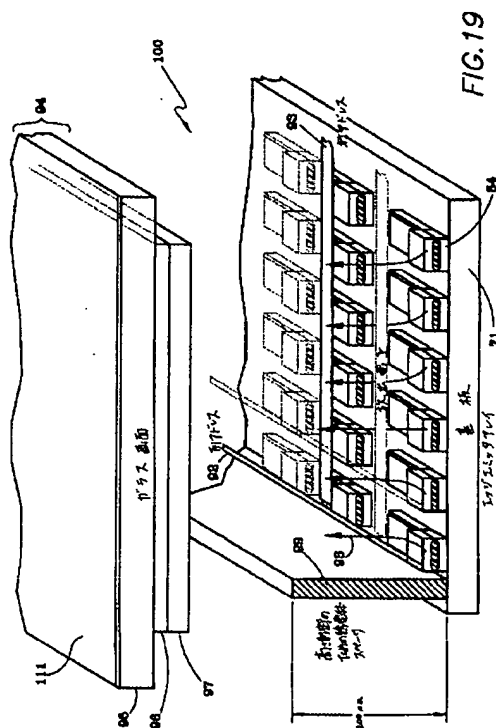
(21)出願番号 特願平8-514627
 (86) (22)出願日 平成7年(1995)10月20日
 (85)翻訳文提出日 平成9年(1997)4月30日
 (86)国際出願番号 PCT/US95/13329
 (87)国際公開番号 WO96/13753
 (87)国際公開日 平成8年(1996)5月9日
 (31)優先権主張番号 08/331, 771
 (32)優先日 1994年10月31日
 (33)優先権主張国 米国 (US)
 (81)指定国 EP(AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, M C, NL, PT, SE), CA, JP

(71)出願人 ハネウエル・インコーポレーテッド
 アメリカ合衆国 55408 ミネソタ州・ミネアポリス・ハネウエル・プラザ (番地なし)
 (72)発明者 エイキンワンドウ, エイキンタンドウ・アイ
 アメリカ合衆国・02154・マサチューセッツ州・ウォルサム・スターンズ ヒル ロード・4702
 (72)発明者 サーマ, カルーリ・アール
 アメリカ合衆国・85202・アリゾナ州・メサ・サウス ロス アルトス・2352
 (74)代理人 弁理士 山川 政樹 (外5名)

(54)【発明の名称】 電界エミッタ液晶表示装置

(57)【要約】

フィールドエミッタアレイ (100) により照明される画素を有する液晶表示装置。フィールドエミッタアレイは各々の画素を個別に照明するために利用されても良く、あるいは、単色であれ、カラーであれ、表示装置全体を照明するためのバックライトランプであっても良い。アクティブマトリクス又は受動形態であるフィールドエミッタアレイバックライト照明液晶表示装置は、蛍光ランプと比べて、より小形であり、高い発光効率を示し、より輝度が高く、寿命も長い。フィールドエミッタアレイは、また、液晶表示装置に対して様々な色の光を供給できるので、フィールドエミッタアレイと比べて色を鈍くしてしまうカラーフィルタを使用する必要がない。各カラーフィルタは受け取る光の三分の二を吸収する。カラーフィルタ液晶カラー表示装置は、フィールドエミッタアレイ液晶表示装置と比較して色度と純度の低い色を示す。



【特許請求の範囲】

1. 第1の平面に配置される複数の液晶画素と；

第2の平面に配置される複数の電界エミッタアレイとを具備し、

前記第1の平面と前記第2の平面は互いにほぼ平行であり且つ互いに近接しており；

前記複数の電界エミッタアレイのうち少なくとも1つの電界エミッタアレイは前記複数の液晶画素の各液晶画素に位置しているので、少なくとも1つの電界エミッタアレイは各液晶画素に対しバックライトとして機能するようなフラットパネル表示装置。

2. 前記複数の液晶画素に接続する第1の複数のアドレス線と；

前記複数の電界エミッタアレイに接続する第2の複数のアドレス線とをさらに具備し；

各液晶画素に対しバックライトとして機能する少なくとも1つの電界エミッタアレイは、前記第2の複数のアドレス線のうち1本のアドレス線からの信号に従って、少なくとも3つの異なる色から成る色グループの中の1つの色の光を発することができ；

各液晶画素は、前記第1の複数のアドレス線のうち1本のアドレス線からの信号に従って、近接する電界エミッタアレイからの色のスポットを受け渡して、特定の輝度を観察者に供給することができ；且つ

前記複数の液晶画素は第1の平面にフルカラー表示を生成することができる請求項1記載のフラットパネル表示装置。

3. 前記複数の液晶画素と、前記複数の電界エミッタアレイとは、辺を有し、ある1つの色を発生することができる各画素が辺に沿って、その色とは異なる色を発生することができる画素と境を接するように配列されており；且つ

前記複数の液晶画素の各画素は可変輝度で色を発生することができるグレイスケール画素である請求項1記載のフラットパネル表示装置。

4. 基板上の複数のグレイスケール液晶画素と；

前記複数のグレイスケール液晶画素に接続する複数のアドレス線と；

前記複数のグレイスケール液晶画素に対しバックライトを構成するように配置

された少なくとも1つの電界エミッタアレイとを具備するフラットパネル表示装置。

5. 前記表示装置は少なくとも3つの電界エミッタアレイを具備し；

第1の電界エミッタアレイは第1の色の光を発することができ；

第2の電界エミッタアレイは第2の色の光を発することができ；且つ

第3の電界エミッタアレイは第3の色の光を発することができる請求項4記載の表示装置。

6. 前記複数のアドレス線に接続し、外部信号を前記複数のグレイスケール液晶画素にインタフェースし、前記画素が、外部信号により搬送される情報を表示するように、グレイスケールの様々なレベルでスイッチオンされ、スイッチオフされる第1の電子回路手段と、

前記第1の電子回路手段に接続し、前記複数のグレイスケール液晶画素に対してそれぞれ第1の色、第2の色及び第3の色のバックライトとして第1、第2及び第3の電界エミッタアレイを順序付けし、その順序付けは、外部信号により搬送される情報をフルカラーで表示するように、外部信号により指示される通りの順序と持続時間である第2の電子回路手段とをさらに具備する請求項5記載の表示装置。

7. 前記第1、第2及び第3の電界エミッタアレイの各電界エミッタは、

電子を放出する陰極と；

電子を受け取る陽極と；

前記陰極から放出された電子が入射すると、蛍光面上の蛍光体の種類によって決まるある1つの色の光子を放出するように前記陽極に配置される蛍光画面と；

前記陰極から放出される電子の強さを制御する制御電極とを具備する請求項6記載の表示装置。

8. 第1の色は赤であり；

第2の色は青であり；且つ

第3の色は緑である請求項7記載の表示装置。

9. 第1の色はシアンであり；

第2の色は黄色であり；且つ

第3の色はマゼンタである請求項7記載の表示装置。

10. 複数の画素を具備し、各々の画素は、

画素に印加される信号に従って可変グレースケール出力を発生し、その信号の大きさ指示に従って全く活性化されない状態から全てが活性化されない状態までが決まる複数の部分画素と；

画素に近接し、第1の色、第2の色又は第3の色の光を画素を通して発する少なくとも1つの電界エミッタアレイとを具備する電界エミッタアレイ照明液晶表示装置。

11. 前記複数の画素は、

第1の色の光を表示する能力を有する第1の画素群と；

第2の色の光を表示する能力を有する第2の画素群と；

第3の色の光を表示する能力を有する第3の画素群とを構成し；且つ 前記複数の画素は、1つの画素群の各々の画素が他の2つの画素群の画素に近接しているように配列されている請求項10記載の表示装置。

12. 前記電界エミッタアレイは少なくとも1つの電界エミッタを具備する請求項11記載の表示装置。

13. 少なくとも1つの電界エミッタは薄膜エッジ電界エミッタである請求項12記載の表示装置。

14. 薄膜エッジ電界エミッタは、

電子を放出する陰極と；

陰極に接続し、陰極へ流れる電流を制限する抵抗器素子と；

陰極により放出される電子を吸引する陽極と；

陽極に近接し、陽極により吸引された電子が入射し、入射した電子によって発生した光を射出する蛍光画面とを具備する請求項13記載の表示装置。

15. 陰極はくし形構造を有する請求項14記載の表示装置。

16. 蛍光画面により射出される光の色は蛍光画面上の蛍光体の種類によって決定される請求項15記載の表示装置。

17. 前記複数の画素の各画素に近接する少なくとも1つの電界エミッタアレイは、各画素がその画素に印加された信号を受信したときに、対応する少なくとも

も1つの電界エミッタアレイが光を発するように、各々の画素に接続している請求項10記載の表示装置。

18. 薄膜エッジ電界エミッタは、陰極により放出される電子の強さ及び／又は方向を制御する制御電極を具備する請求項16記載の表示装置。

19. 薄膜エッジ電界エミッタは、陰極により放出される電子を陰極に集束する合焦電極を具備する請求項18記載の表示装置。

20. 薄膜エッジ電界エミッタは、陰極により放出される電子の強さ及び／又は方向をさらに制御する第2の制御電極を具備する請求項19記載の表示装置。

21. 薄膜エッジ電界エミッタは、抵抗素子と並列に接続されて、振幅が変化する電流信号を陰極へ導く容量性素子をさらに具備する請求項20記載の表示装置。

22. 基板上の複数のグレイスケール液晶画素と；

前記複数のグレイスケール液晶画素に接続する複数のアドレス線と；

第1の色の光を発することができる第1の複数の電界エミッタアレイストリップと；

第2の色の光を発することができる第2の複数の電界エミッタアレイストリップと；

第3の色の光を発することができる第3の複数の電界エミッタアレイストリップと；

前記複数のアドレス線に接続し、外部信号を前記複数のグレイスケール液晶画素へインタフェースして、外部信号により搬送される情報を表示するように、前記画素を様々なグレイスケールのレベルでスイッチオンし、スイッチオフさせる第1の電子回路手段と；

前記第1の電子回路手段に接続し、前記複数のグレイスケール液晶画素に対して、第1、第2及び第3の色の第1、第2及び第3の複数の電界エミッタアレイストリップをそれぞれ順序付けし、外部信号により搬送される情報をフルカラーで表示するように、外部信号により指示される順序と持続時間でその順序付けを実行する第2の電子回路手段とを具備し、

前記第1、第2及び第3の複数の電界エミッタアレイストリップのストリップ

は、第1、第2又は第3の複数の電界エミッタアレイストリップの各ストリップが残る2つの複数の電界エミッタアレイストリップのストリップに隣接するように、互いに交互に並列しており、且つ

ストリップは前記複数のグレイスケール液晶画素の画素の列に近接し且つその列と整列されているフラットパネル表示装置。

23. 複数の画素を具備し、各画素は、

その画素に印加される信号に従って可変グレイスケール出力を発生し、その信号の大きさ指示に従って全く活性化されない状態から全てが活性化されない状態までが決まる複数の部分画素と；

前記複数の画素に近接し、第1の色、第2の色又は第3の色の光を発する少なくとも1つの電界エミッタアレイとを具備し、

前記複数の画素は、

第1の色の光を表示する能力を有する第1群の画素列と；

第2の色の光を表示する能力を有する第2群の画素列と；

第3の色の光を表示する能力を有する第3群の画素列と；

画素列は、1つの画素列の群の各々の画素列が他の2つの群の画素列の画素列に隣接するように配列されている電界エミッタアレイ照明液晶表示装置。

【発明の詳細な説明】

電界エミッタ液晶表示装置

発明の背景

本発明は表示装置に関し、特にアビオニクス用表示装置に関する。さらに特定すれば、本発明は、電力消費が少なく且つ分解能と輝度が高いフラットパネル液晶表示装置に関する。

利用可能な電子表示装置のうち、最新のアビオニクス用表示装置に要求される上記の特徴に適合するものはない。陰極線管（CRT）は高い発光効率を有し、コントラスト比にすぐれ、観察角度の点でもすぐれている。ところが、CRTの欠点は電子銃が大型であることと、偏向増幅器が使用する電力が多いことの2つである。平面CRTを開発するために、長年にわたり多くの労力が費やされた。開発における2つの方式は、第1に、電子銃を陰極線管の面と平行になるように折りたたむ方式と、第2に、面陰極及びグリッドシステムによって画素ごとに電子ビームを発生する方式である。これらの方式のうち、第1のものはSONY WATCHMANで実現され、第2のものはISEの真空蛍光表示装置（VFD）で使用された。これらは、上記のような方式を商用に適用して成功した唯一の例であった。

その他には、面陰極として円錐形電界エミッタアレイ（CFEA）を使用することも提示されている。しかしながら、VFDとCFEAは、共に、高電圧陽極回路を採用することにより陰極線ルミネセンスを得ることができる発光効率の高い蛍光体を使用していない。CFEA装置の場合、エミッタ先端の電界形成と、電子により表面から脱着される粒子によるエミッタ浸食とに起因する信頼性の問題があるため、高電圧陽極を使用できない。

輝度が高く、発光効率が高く且つ観察角度にすぐれているなどの陰極線ルミネセンスの利点を保ちつつ、小型で薄く、ランダムにアドレス可能であり、消費電力が少ないという特徴を有する装置が必要とされる。

発明の概要

本発明は表示装置において望まれる上記の特徴の全てを提供する。これは、1つ又は複数の陰極線ルミネセンス画面に対する電子源としてマトリクスアドレス

可能（液晶画素ごとに個別のランプとして機能する場合）薄膜エッジ電界エミッタの二次元アレイを有する薄膜エッジ電界エミッタアレイ（FEA）ランプを備えた液晶表示装置である。以前の電界エミッタアレイと比較した場合の本発明のランプの利点は、エミッタの曲率半径が膜蒸着によって決まるために、均一性が増し且つ電流密度が増加することと、電流バイアス用の直列抵抗器を実現するのが容易になったことと、製造コストを低減させる集積回路（IC）及びマイクロ加工プロセスに基づく製造工程であることと、信頼性と歩留まりを向上させるオンチップ合焦電極を使用することによりエミッタの焼損が排除されることと、高電圧蛍光体の使用によって発光効率が高くなることである。

本発明のその他の利点は、電圧の上昇に伴って電子放出電流が指数関数をもって増加し、その結果、薄膜エッジエミッタ及び高電圧蛍光体の使用によって高い輝度と、大きなダイナミックレンジと、高い相互コンダクタンスが得られるために、輝度とコントラストが高いことである。また、各々の液晶画素は100を越える放出エッジを有する電界エミッタアレイランプから構成されており、そのため、高度の冗長性が得られるので、製造時の歩留まりが高くなる。画面電圧が15キロボルト、発光効率は20ルーメン/ワットであると仮定すると、1000 f Lの輝度に対して要求される電流密度は $5 \mu\text{A}/\text{cm}^2$ 未満であるにすぎない。電流等化抵抗素子は1回の障害がランプ又はランプの列をプルダウンするのを阻止するので、十分な欠陥許容度をもつ電界エミッタアレイランプ液晶表示装置製造プロセスが実現される。

アレイランプのエッジエミッタは、電界形成や粒子によって誘起される脱着エミッタ浸食の不都合な影響を受けない。従って、高電圧蛍光体を使用しても、信頼性の問題は起こらない。このため、より効率の良い蛍光体を使用できるので、同じ輝度であっても、より低い電力での動作が可能になり、放出される電子を高い分解能で近接集束できる。高電圧蛍光体はそれほど電流を必要とせず、発光効率の高い蛍光体によって電力消費量が少なくなるので、このような蛍光体の寿命は長い。

電界エッジエミッタアレイは、単色液晶表示装置又はカラーフィルタを有するカラー液晶表示装置において、通常の蛍光ランプの代わりに液晶表示装置用のバ

ックライトとして機能するランプである。電界エミッタアレイのそのような用途は、アクティブマトリクス液晶表示装置並びに画素スイッチング薄膜トランジスタをもたない受動形表示装置であろう。

電界エミッタアレイランプは、150～250フット・ランバートの表示輝度を発生するために5000フット・ランバートの明るさを要求するアビオニクス用表示装置のバックライトを構成する能力を有する。現在の一般的なバックライト技法は、すぐれた均一性を得るために反射体、コリメータ及びディフューザなどの光学素子を必要とする管状蛍光ランプであるが、1ワット当たり10ルーメン未満の低い発光効率を有する大型のバックライトになってしまう。しかしながら、中空の陰極を有する高価な輝度の高い平坦な蛍光ランプは光学素子のいくつかを使用せずに済み、1ワット当たり16ルーメンの発光効率と、3000フット・ランバートの輝度を有することができる。しかし、輝度の高い蛍光ランプは、陰極の浸食が重大であるために、通常はわずか1000時間の寿命しかもっていない。蛍光バックライトは、通常は、耐えがたいほどの効率の低い放電を回避するようにコールドスポット温度を摂氏約43度に調整するために、熱電装置と温度制御装置を必要とする。アビオニクス用及び宇宙用の液晶表示装置で使用される蛍光ランプはコールドスポット温度を調整するために熱電装置と温度制御装置を必要とし、また、蛍光ランプを低温で始動できるようにするため、ヒータと制御装置を必要とする。さらに、調光のために安定回路が必要であり、照明の均一性を得るためにディフューザが必要であるので、このランプの輝度は低く、発光効率も低い。

電界エミッタアレイのバックライト又はランプは、蛍光バックライトでは必要なディフューザを含む光学素子や、冷却装置及び加熱装置を必要としない。電界エミッタアレイは、電界エミッタの相互コンダクタンスが高いために、単純な調光制御回路を有する。電界エミッタアレイでは、蛍光ランプと比べて寿命は長く、信頼性は高い。電界エミッタアレイランプと、蛍光ランプは、それぞれ、液晶表示装置に設けられるディフューザの後で5000フット・ランバートと、3000フット・ランバートを示し、12.5ワットと、18ワットの使用で、1ワット当たり25ルーメンと、9ルーメンの発光効率である。

図面の簡単な説明

- 図 1 は、電界エミッタアレイバックライトを有する液晶表示装置を示す。
- 図 2 は、3 色電界エミッタアレイバックライト液晶表示装置を順序付けするための電子回路を示すブロック線図である。
- 図 3 は、個別画素電界エミッタ照明方式を示す。
- 図 4 は、3 色電界エミッタ画素照明パターンを表わす。
- 図 5 a は、3 色単一画素電界エミッタ光を示す図である。
- 図 5 b は、3 色電界エミッタ順序付けストリップ構成を示す。
- 図 5 c は、3 色電界エミッタ加法混色ストリップ構成を示す。
- 図 6 は、マルチドメインハーフトングレイスケール表示装置の製造時に使用される 4 つの部分画素を伴う画素の概略図を示す。
- 図 7 a は、様々な大きさの制御コンデンサを伴う部分画素を有する画素の切取り図である。
- 図 7 b は、図 7 a の画素の電気等価回路である。
- 図 8 は、基本くしの歯形エッジ電界エミッタを示す。
- 図 9 a 及び図 9 b は、エミッタの縁部を示す。
- 図 10 は、エミッタの斜視図を示す。
- 図 11 及び図 12 は、別の種類のエミッタの図を示す。
- 図 13 は、エミッタの側面切取り図である。
- 図 14 は、図 6 の横断面図である。
- 図 15 a ～図 15 c は、エミッタの 3 つのくし形構造を示す。
- 図 16 は、エミッタのアレイレイアウトを表わす。
- 図 17 は、薄膜エッジエミッタの横断面図である。
- 図 18 は、液晶表示装置における電界エミッタの場所を示す。
- 図 19 は、液晶画素の個別ランプとして使用される電界エミッタアレイの構造の一部である。
- 図 20 は、電界エミッタの微細構造の斜視図である。
- 図 21 は、電界エミッタアレイの製造のフローチャートである。
- 図 22 は、積層エミッタ構造を示す。

図 2 3 は、二重制御電極エミッタ構造を示す。

図 2 4 は、単一制御電極エミッタ構造を示す。

図 2 5 は、電界エミッタと同じ基板上に個別低電圧蛍光画面を有する平面薄膜エッジ電界エミッタを表わす。

実施形態の説明

図 1 では、電界エッジエミッタアレイは、単色液晶表示装置又は複数のカラーフィルタを有するカラー液晶表示装置において、通常の蛍光ランプの代わりに、液晶表示装置 1 3 4 のバックライト 1 3 0 として機能するランプである。電界エミッタアレイのこのような用途は、アクティブマトリクス液晶表示装置並びに画素スイッチング薄膜トランジスタをもたない受動形表示装置であろう。

カラーフィルタをもたないカラー液晶表示装置を実現するために、いくつかの電界エミッタアレイをバックライトとして使用しても良い。たとえば、図 2 では、赤、緑、青をそれぞれ発するバックライト 1 4 1、1 4 2 及び 1 4 3 としての 3 つの電界エミッタアレイは、画素アドレス指定用電子回路 1 3 8 から信号を受信する順序付け用電子回路 1 3 6 により、画素 1 3 5 の切り替えと同期して液晶表示装置 1 3 4 による画像を受け、フルカラー表示を得る。適用可能な順序付け方式とアドレス指定方式の分類は当該技術に含まれている。画素アドレス指定用電子回路 1 3 8 は、画像データ源 1 4 0 からの画像を表示するために画素 1 3 5 のスイッチングを実行する列アドレス信号及び行アドレス信号を発生する。赤色バックライト 1 4 1 は赤色の画像テンプレートを表示するときにオンし、緑色バックライト 1 4 2 は緑色の画像テンプレートを表示するときにオンし、青色バックライト 1 4 3 は青色の画像テンプレートを表示するときにオンする。画像テンプレートは 1 つのフレームの三分の一ずつを変化させる。フレーム周波数は毎秒 60 ヘルツである。従って、1 秒の $1/180$ の時間だけ各テンプレートは存在し、各々のバックライトはオンしている。赤色テンプレートと、緑色テンプレートと、青色テンプレートが一順すると、フルカラー画像が生成される。

図 5 b は、図 2 に類似する順序付けストリップ構成である。しかしながら、バックライト 1 4 1、1 4 2 及び 1 4 3 の形態が図 5 b においては図 2 のバックライトと同様に順序付けされるストリップの形態をとっているという点で異なる。

電界エミッタのストリップ141, 142及び143は、図2のシステムに関して説明したようなテンプレートのシーケンスに従って、赤、緑、青の光を一度に1色のみそれぞれ射出する。ストリップは基板上に液晶パネル134と平行に、それと隣接して位置していても良い。設計の都合で、ストリップをパネル134の画素135の列又は行と同じ方向に整列させても良い。ストリップが列と整列されていても、又は行と整列されていても、ストリップの幅は列又は行と同じ大きさでなくとも良い。ストリップの幅は列又は行の幅の2倍までの幅であれば良い。「オン」状態である電界エミッタアレイストリップの光は、それぞれのテンプレートの持続時間中にパネル134の全体が1つの色で点灯されるように、あふれる(spill over)ものと予期される。1色のストリップ光が射出されているときにパネル134の全体を一様に点灯するように光をその他の列又は行へ拡散又は散布するために、電界エミッタアレイストリップとパネル134との間にディフューザ層145が挿入されている。

図5cには、液晶表示装置134の電界エミッタアレイ加法混色ストリップ構成を示す。ストリップ141, 142及び143はパネル134の画素の列又は行のいずれかと整列されれば良い。電界エミッタアレイストリップは、パネル134と平行であり且つそれに隣接する基板の上にあっても良い。順序付けストリップ構成の場合と同様にあふれ又は漏話を許容しえないので、ストリップ141, 142及び143は画素135の列又は行と同じ幅を有していなければならない。射出された光が対応するストリップと整列されている画素135の列又は行にのみ達するようにそのストリップの光をコリメートするために、電界エミッタアレイストリップ基板とパネル134との間に光コリメート層146が挿入されている。全てのストリップ141, 142及び143は電源148に接続し、液晶表示パネル134が「オン」状態である全ての時間にわたって光を発する。3色の3つの画素135は加法混色されて、カラー表示装置に各々のカラースポットを生成する。画素135はパネル134を介する光の通過を制御する。

さらに、電界エッジエミッタアレイはカラー液晶表示装置134を照明する個々の画素135の不可分の一部となっている。カラーフィルタの代わりに、各画素135は、図3に示すように、その画素に近接する少なくとも1つの電界エミ

ッタアレイ又はバックライト（赤色）１４１，（緑色１４２）又は（青色）１４３を有する。所定画素の１つの辺に隣接する各画素１３５は、所定画素の電界エミッタアレイとは異なる色の電界エミッタアレイを有する。たとえば、図４において、赤色電界エミッタアレイを有する中央の画素は青色電界エミッタアレイを有する２つの画素と、緑色電界エミッタアレイを有する２つの画素とに隣接している。所定の色について電界エミッタアレイからの光の色を正しく混合させるために、赤、緑、青の３つの画素をそれぞれの比例量でターンオンする。あるいは、図２の３色バックライト構成と同様に、色に応じて画素１３５のランプを順次動作させても良い。各画素の領域内に赤、緑、青の光の電界エミッタを有する別の方式もある。光の輝度と画像の制御を行い、さらに多くの効果を得るために、各々の電界エミッタアレイを対応する画素と同期して制御し、スイッチングしても良い。

前述のように画素ごとに１つの電界エミッタアレイしかないであろうが、電界エミッタアレイの光が隣接する画素へもあふれるように電界エミッタの光に関連する画素に対して製造できるので、表示装置に所望のカラースポットを生成するために３つの画素をスイッチオンするのではなく、所定の１つの画素について電界エミッタアレイを組合わせてスイッチオンして、特定の１色を生成しても良い。

別の構成は、図５ａのように、各画素領域の中に２つ以上の電界エミッタアレイが存在するという構成である。たとえば、赤、青及び緑のような３つの異なる色の光、あるいは赤、青及び／又は緑を除く複数の色の他の何らかの組合わせを発生することができるように、画素ごとに少なくとも３つの電界エミッタアレイがあっても良い。その場合、画素ごとに、画素と電界エミッタアレイに接続する行アドレス線及び列アドレス線により指示される通りに、所望の又は必要な画素色を提供するために、電界エミッタアレイは対応する画素と共に適切にスイッチングされれば良い。

電界エミッタアレイの画素色照明は単色（すなわち、カラーフィルタをもたない）グレイスケール液晶表示装置に適用可能である。電界エミッタアレイは基板上に別個に製造でき、電界エミッタアレイ色照明液晶表示装置を得るために、そ

れらを液晶表示装置と近接させても良い。一方、電界エミッタアレイと液晶表示

装置を周知の集積回路技法を使用して1つのユニットとして一体に製造しても良い。

現在の電界エミッタアレイランプ技法を適用できる液晶表示装置は、アクティブマトリクス表示装置並びにパッシブマトリクス表示装置である。アクティブマトリクス形表示装置は、特徴として、性能向上を目的として各画素をスイッチオン、スイッチオフする薄膜トランジスタを有する。しかしながら、パッシブマトリクス液晶表示装置の場合と同様に、トランジスタなしで直接に各画素をスイッチングしても良い。

図6、図7a及び図7bは、マルチドメインハーフトーン表示装置の画素135の1例を示す。まず最初に、約43ミルの厚さの第1のガラス基板186の上に、制御コンデンサを伴うハーフトーン部分画素を有する薄膜トランジスタ(TFT)アレイを製造する。部分画素162、163、164及び165の制御コンデンサ C_1 、 C_2 、 C_3 及び C_4 は、部分画素162、163、164及び165を規定する第1の酸化インジウムスズ(ITO)電極161(TFTのドレイン160に接続している)と第2のITO電極167との重なり合いの面積を変化させることによって製造される。第1のITO層161と第2のITO層167は約1000オングストロームの厚さであり、制御コンデンサ誘電体192によって分離されている。任意に、ITO層161をITO層167の#1の部分画素162の部分に接続するビア166(図6に示す)が設けられる。このビア接点166は、部分画素162をターンオンするために、ITO層161とITO層167の部分画素162の部分との間のキャパシタンス C_1 に従うのではなく、TFTからのデータ電圧の全てを#1の部分画素162に印加させる。ビア166は制御コンデンサ C_1 を短絡する。誘電体層192は約5000オングストロームの厚さであり、二酸化シリコンから製造されている。

図7bの等価回路196のキャパシタンス C_{LC} は、第1の基板186上の個々の部分画素電極として機能する第2のITO層167と、図7aの誘電体としての液晶材料190を伴う第2のガラス基板188上の共通電極として機能する第

2のITO層194との間のキャパシタンスである。第2のガラス基板188は約43ミルの厚さを有し、共通電極層194は約1000オングストロームの厚

さを有する。白色電界エミッタアレイバックライトを利用する場合、構造184がカラー表示のためのものであれば、第2のガラス基板188と電極194との間にカラーフィルタアレイ169がある。この場合、カラーフィルタアレイ169は約2〜3ミクロンの厚さであり、赤、緑及び青の染料を含有するポリイミドから形成されている。液晶材料190には、それぞれが約500〜1000オングストロームの厚さである第1及び第2のポリイミドアライメント層195及び197が密接に接している。第1のポリイミドアライメント層195はITO層167の上に形成され、第2のポリイミドアライメント層197は共通電極ITO層194の上に形成されている。アライメント層195及び197の間の、液晶材料190から離れて、層195及び197の離間距離を設定し且つ液晶材料190のためのスペースを維持する支柱、円筒又は球などのスペーサ213が配置されている。第1のITO層161は、TFT230と共に、第1のガラス基板186の一方の面に形成される。第1のガラス基板186の他方の面には第1の補償又は遅延膜又は層199が形成されている。第1の補償層199の上に第1の偏光子201が形成される。第2のガラス基板188の上には、第2の補償又は遅延膜又は層203が形成される。この補償層203の上には第2の偏光子205が配置されている。第2の偏光子205の上に反射防止及び／又は電磁干渉防止層207が形成される。光を表示装置184を経て層201、199、186、161、192、167、195、190、197、194、169、188、203、205及び207を介し、観察者に到達させるために、バックライト141、142及び／又は143が第1の偏光子201に近接して配置されている。

グレイスケール能力の構成を含めて、液晶表示装置の構成と、いくつかの製造技法は以下に挙げる米国特許の中に開示されている：(1) 1989年6月20日発行、名称「Apparatus and Method for Providing a Gray Scale Capability in a L

iquid Crystal Display unit」のAnthony Bernot他による米国特許第4, 840, 460号; (2) 1992年6月30日発行、名称「Liquid Crystal Display with

Sub-Pixels」のKalluri Sarmaによる米国特許第5, 126, 865号; (3) 1992年11月10日発行、名称「Method of Manufacturing Flat Panel Backplanes including Redundant Gate Lines and Displays Mode thereby」のScott Holmbergによる米国特許第5, 162, 931号; (4) 1993年3月2日発行、名称「Active Matrix Liquid Crystal Display Fabrication for Grayscale」のKalluri sarmaによる米国特許第5, 191, 452号; (5) 1993年4月20日発行、名称「Apparatus and Method for providing a Gray Scale in Liquid Crystal Flat Panel Displays」のKalluri Sarmaによる米国特許第5, 204, 659号; (6) 1993年11月2日発行、名称「Single Crystal Silicon on Quartz」のKalluri他による米国特許第5, 258, 323号; (7) 1994年9月6日発行、名称「SOI Substrate Fabrication」のKalluri Sharma [sic] 他による米国特許第5, 344, 524号; 及び (8) 1994年1月25日発行、名称「High Mobility Integrated Drivers for Active Matrix Displays」のKalluri Sarmaによる米国特許第5, 281, 840号。尚、これらの特許は参考として本出願の中に取り入れられている。ここで挙げた上記の特許は、本出願の中に記載されている本発明と同じ譲受人に譲渡されている。

図8は、液晶表示装置用の電界エミッタアレイランプで使用可能である基本くしの歯形エッジ電界エミッタ20を示す。エミッタ20はリード導体1を有し、

外部電圧源と電氣的に接続し、抵抗素子 5 と、電気接点 2 の導電素子 6 とを介してエミッタ構造 3 と接触している。リード導体 1 は物理的には抵抗素子 5 のみと接触しているのが好ましい。

エミッタ構造 3 のエミッタエッジ 4 は複数のくし形素子 $e_1 \cdots e_n$ に分割され

ている。エミッタエッジを分割すると、焼損の問題を排除するのに有用である。エッジの長さを局限することにより、焼損の拡張は防止され、その問題は元のくし形素子に限定される。

抵抗膜 5 は代表的には窒化タンタル又はポリシリコンであるが、それには限定されず、薄膜構成技法によって、印加される抵抗がエミッタエッジ 4 と直列になるようにエミッタ構造 3 と接触する状態に形成される。抵抗膜は鋭い先端からエミッタエッジへの過剰な直流 (D. C.) 放出電流又は漂遊容量からの制御不可能な放電を制限する働きをする。

導電膜 6 と、酸化物又は窒化物のいずれであっても良い絶縁体 11 も、それらと抵抗膜 5 が互いに平行となるように、薄膜技法によって抵抗膜 5 の上に積層させることにより得られる。抵抗膜 5 と、絶縁体 11 と、導電膜 6 は、一体となつて、リード導体 1 を介する交流 (A. C.) の高周波数バイパスを形成するコンデンサとして作用する。このコンデンサは、限流負荷線が非常に小さな抵抗器にできるように、高周波数マイクロ波信号の増幅を可能にし、それにより、増幅器の利得を大幅に増加させる。これは、直流電流がエミッタを損傷する可能性が抵抗器により制限されるためと；バイパスコンデンサは高周波数信号がエミッタを通過するときの別の経路を形成するためである。

図 9 a 及び図 9 b は 2 つのエミッタエッジ 61 及び 62 をそれぞれ示しており、矢印はそれぞれのエッジにおける電子の流れを指示する。エッジ 61 の角部は電子放出の集中を招き、故障を発生しがちであるため、隆起形のエッジ 62 が現時点では好ましい。

図 10 は、図 8 に示したエミッタの斜視図を示す。符号 7 で示す構造は支持層として作用する。この図には、絶縁基板層 12 と、上部制御電極 8 及び下部制御電極 9 も見えている。制御電極は、陽極 10 と電子を放出する陰極 4 との間の電

流の流れを制御する側方ゲートとして動作する。

図 1 1 及び図 1 2 は、第 2 の種類のエミッタの平面図と斜視図をそれぞれ示す。この構成においては、エミッタ構造全体がくし素子 4 に分割されている。各々のくし素子 $e_1 \cdots e_n$ は、それを導体接点 2 に接続する個別の抵抗素子 5 を有する。

第 2 の構成の配列は、個々のくし素子を焼損させずに全体としてより多くの電流を引出すことができる。図 8 及び図 1 0 に示した第 1 の構成では、第 2 の構成と比べて（2 つの構成が同じ大きさであると仮定した場合に）引出せる電流の総量は少なくなるが、抵抗膜の面積が広いため、容量性結合の効果は高い。

図 1 3 は、エミッタの 2 つの構成のいずれか一方を表わすと考えられる断面で示した側面図である。図 1 3 には、導電素子 6 と抵抗素子 5 との間の誘電体材料 1 1 と、エミッタが上面に構成される絶縁基板 1 2 も示されている。

図 1 4 は、図 1 3 の線 7-7 に沿った詳細な側面図である。最上位置に支持層 1 5（窒化物であるのが好ましいが、類似する電気的特性をもつ他の周知の支持層を使用することができるであろう）がある。さらに、上部制御電極 8（約 2 5 0 0 オングストロームの TiW であるのが好ましいが、他の金属又は導電性材料も使用できるであろう）と、上部犠牲層 1 6（約 3 0 0 0 オングストロームの SiO_2 であるのが好ましいが、その代わりに、類似の電気的品質をもつ他の支持材料を使用できるであろう）とがあり、エミッタは 2 つの支持層、すなわち、窒化物 1 1 a 及び 1 1 b から成り、厚さが約 2 0 0 0 オングストロームの支持層により囲まれており、エミッタ e は TiW の 3 0 0 オングストロームの層であるが、上記の同様の層の場合と同じように代わりの材料を使用しても良い。この下方には、構造及び厚さの点で上部犠牲層 1 6 に類似する別の「下部」犠牲層 1 7 と、約 1 0 0 0 オングストロームの TiW の下部電極 9 がある。その構造全体が別の支持層 1 1（約 1 0 0 0 オングストローム）によって支持され、 SiO_2 ウェハ 1 2 の上に配置されている。代わりに結晶質シリコンなども使用できる。

図 1 5 a、図 1 5 b 及び図 1 5 c は、くし構造 4 と抵抗素子 2 との組み合わせ構造の 3 つの代替例を示す。図 1 5 d は、図 1 5 b に示す構造の素子 e の側横

断面図である。

図16は、エミッタ41、42、43及び44と、抵抗器素子2a、2b及び2cとを採用するアレイの一部分40を示す。エミッタ41をターンオンするために、制御電極ワイヤ50、52及び54（メタライゼーション又は他の電流搬送構造）と、線路63及び65とは接合部51及び53でそれぞれ接続している。このようなアドレス線50、52、54、63及び65のマトリクスは、表示装

置の液晶画素のアドレススイッチングマトリクスに匹敵するであろう。

図17は、フラットパネル液晶表示装置でランプとして使用される薄膜エッジエミッタ70の詳細をさらに明示する図である。基板71の上には、約2500オングストロームの窒化物層72がある。層72の上には、約1000オングストロームの厚さのTiWのゲート電極73がある。層72には、3500オングストロームの酸化物の層74がある。酸化物層74の上には、エミッタエッジ層76としての200から300オングストロームのTiWを支持するために使用される1500オングストロームの窒化物の層75がある。エミッタエッジ層76の上には1500オングストロームの窒化物層77が形成されている。窒化物層75及び77はエミッタ層76を構造上支えている。層77の上には、3500オングストロームの二酸化シリコンの層79がある。酸化物層79の一部の上に、約2500オングストロームのTiWのゲート電極80が形成されている。ゲート電極80と酸化物層79の上には2500オングストロームの層81が形成されている。

ゲート電極73及び80と、窒化物層72、75、77及び81の縁部は、エミッタエッジ層76の放出エッジとほぼ整列している。エミッタエッジ76と直列に接続する抵抗器であると有効な抵抗性金属を介してエミッタ制御部を形成するために、層77、79及び81にはビアがエッチングされている。金属78はTa₂Nである。酸化物層74及び79はエミッタエッジ層76の放出エッジから約0.5ミクロンエッチングバックされている。基板71上には、エミッタエッジウェハ70とは離間して、約2500オングストロームの窒化物層82も形成

されている。この層 82 の上には、約 0.5 ミクロンの TiW の層である陽極 83 が形成されている。層 73, 76, 80 及び 83 の金属は TiW 以外であっても良いが、異なる金属から成るそのような層の相互間で起こると考えられる電気化学的反応を阻止するように、類似する仕事関数を有する必要がある。陽極 83 は、エミッタエッジ 76 から放出される電子に対して合焦電極として機能する。陽極 83 は、最適の集束を得るために、エッジ 76 から約 1.5~4 ミクロンの距離で調整自在である。

エミッタ 70 は、図 10 及び図 12 にそれぞれ示したアセンブリ 20 及び 21

のように、複数の歯を有するくしの歯形エミッタとして形成されても良い。エミッタの歯の数は重要ではないが、ランプとしての好ましい数は図 18 の電界エミッタ 84 が有しているような 4 つであろう。エミッタの各々の歯は約 4 ミクロンの幅を有する。エミッタ 84 は約 30 ミクロンの寸法 87 を有し、各辺で 100 から 300 ミクロンの寸法 89 を有するランプ 88 を構成するエミッタの 1 つである。画素ランプ 88 の二次元アレイはマトリクス形アドレス可能ランプアレイ 90 を構成し、これは分解能と、画素サイズとにより決定される寸法 91 を有する液晶表示装置の画素アレイに匹敵する。

図 19 は、基板 71 上に配置された電界エミッタ 84 を有するアレイ 100 の構造の一部を示す。列アドレス導体ストリップ 92 と、行アドレス導体ストリップ 93 は、平面外画面 97 に到達する電子を放出するためにターンオンされるべき特定のエミッタアレイ 88 を選択する。ストリップ 92 は電界エミッタ 84 のゲートに接続し、ストリップ 93 は電界エミッタ 84 の抵抗器/エミッタに接続している。画面 94 はガラス板又は基板 95 から構成されている。ガラス板又は基板 95 の上には蛍光体層 96 が形成され、その蛍光体層 96 の上に、電子のビーム 98 に対して透明であるが、電気信号を導通する薄いアルミニウム (Al) 層 97 が形成されている。層 97 は電圧源の正端子に接続しており、電圧源の他方の負端子は各々のエミッタ 84 に接続している。放出した電子 98 は陽極 97 を通過するときに蛍光体層 96 に入射する。蛍光体層 96 に放出電子 98 が入射すると、放出された電子 98 が入射した領域で層 96 は光子を放出し、その結果

、観察者に対して光の可視表示が形成される。上記の画面構成は主に高電圧蛍光体に使用される。低電圧蛍光体に主に使用される別の構成においては、層 96 は、電気信号を導通するが光に対して透明であり、ガラス板又は基板 95 の上に形成される酸化インジウムスズ (ITO) 膜であっても良く；層 97 は電圧源の正端子に接続する層 96 の上に形成された蛍光体であっても良い。電圧源の他方の負端子は各々のエミッタ 84 に接続している。膜又は層 96 は、エミッタ 84 の放出電子を収集する陽極である。放出電子 98 は陽極 96 へ向かうときに蛍光体層 97 に入射する。放出された電子 98 が蛍光体層 97 に入射すると、放出電子 98 が入射した領域で層 97 は光子を放出し、その結果、観察者に対して光の可視

表示が形成される。画面 94 は誘電体スペーサ 99 により、基板 71 との間隔を 200 ミクロンから 10000 ミクロンに保ちつつ基板 71 と平行に支持される。

図 20 には、無線周波数 (RF) 増幅のためにアレイで使用する真空超小型電子電界エミッタマイクロ構造 101 の構成がある。薄膜エッジエミッタ 102 は制御電極 103 及び 104 の間にはさまれている。電子はエミッタ 102 から側方へ放出されて、陽極 105 でエミッタ 102 から数ミクロン離れて集束される。構造 101 は、図 21 の簡略化された工程に概要を示すように、シリコン集積回路 (IC) パターニング技法と表面マイクロ加工とを組合わせた工程によって製造される。

図 19 のアレイ 100 の電界エミッタ構造 84 は図 20 の構造 101 に類似している。しかしながら、構造 101 の陽極 105 は合焦電極であろう。構造 101 のエミッタエッジ 102 は複数のくし素子 106 に分割されており、各エミッタくし素子、すなわち、フィンガ 106 は電流等化抵抗層又は素子 107 に個別に接続している。抵抗素子 107 は各フィンガ 106 の直流電流を制限することにより、放出エッジ 102 の電子泳動とバーンアウトを阻止する。フィンガ 106 に対してくし形抵抗器 107 を有する薄膜エッジエミッタ構造 102 はエミッタごとに個別のバイアスを可能にすることにより、いくつかの短絡が線間電圧を

プルダウンするのを阻止する。側方直列抵抗器107は、製造工程のわずかなばらつきの影響を受けない。薄膜エッジエミッタ102の固有キャパシタンスは低い。エミッタ101の応答時間を速くするために、バイパスコンデンサ108によりフィンガの直列抵抗器107を適切な周波数でバイパスすることができる。

低電圧放出に対して高い電界を得るために、エミッタエッジ102のフィンガ106は薄くなければならない（すなわち、200オングストローム未満）。理想的なエミッタ構造は非常に薄い放出エッジを有するテーパ形側方エミッタであるが、薄膜エッジエミッタ形態でこれを得るのは困難である。図22は、薄膜エッジの鋭さという利点を厚膜の電流搬送能力と組合わせた妥協の産物としての積層エミッタ構造109を示す。LaB₆、CeB₆、C5注入W1又はCs注入TiWから成る仕事関数の小さいエミッタを使用することにより、動作ゲート電圧は妥当な低さに保持される。

薄膜エッジエミッタに基づくいくつかの電界エミッタ構造はランプに適している。その1つが図23の二重制御電極構造110であるが、これはRF増幅のために使用される真空トランジスタに似ている。エミッタ112はエミッタ112の上方の上部制御電極113と、基板118上の、エミッタ112の下方に配置された下部制御電極114との間に対称に配置されている。電極113及び114は電子放出116の強さを制御するゲートである。電極113及び114は、それぞれ、エミッタ112から0.5ミクロン離間している。真空トランジスタの陽極は、基板118上に配置される合焦電極115として使用され、これはエミッタ112に関して-20ボルトと-50ボルトの間、典型的には-35ボルトでバイアスされる。電極115はエミッタ112から約4ミクロン離れている。エミッタ112はゼロボルトに設定され、制御電極113及び114は約+100ボルトに設定される。電極115に対する負バイアスは電子116を側方方向から画面117に向かう垂直方向に切替える。画面117は、上面にITO層120が形成されたガラス板119を有する。ITO層120は電子116に対して陽極、すなわち、コレクタとして接続している。ITO層120の上には蛍光体121の層が形成されている。蛍光体層121は平行な基板118から約2

500ミクロン離間している。コレクタ120は正の2000ボルト（すなわち、1ミクロン当たり8ボルトの電界）でバイアスされる。電子放出116の電子エネルギーの広がり約0.1電子ボルト（eV）であり、放出角度は±45度である。

もう1つのランプ電界エミッタ構造は図24に示す単一制御電極構成である。この構成122は図23の構成110と同じ素子、同じ物理的寸法、同じ電圧条件及び同じ動作特性を有する。唯一の相違点は、構成122には下部電極又はゲート114がないことである。合焦電極115の位置と高さは電子116のコリメーションに影響を及ぼす。電極115の最良の位置は構成110についてはエミッタ112の下方にあり、構成122については上部制御ゲート113と同じ高さにある。電子は構成122においてより良くコリメートされているように見える。構成110及び122は、共に、蛍光画面121の電子116の衝撃によって脱着されるエネルギー粒子によるエミッタ112の浸食の影響をほとんど受

けない。

蛍光体層121は陽極として動作し、ガラス上に蒸着されても良い。この後に、導電層であり且つ反射体としても作用するAlの薄い層120が続いても良い。動作中、放出された電子は陽極121へと進み、電子が蛍光両面121に入射したとき、発光放出を発生させる。輝度は交流電圧と電流密度に比例し、蛍光体の寿命は付着電荷密度に反比例するので、高電圧蛍光体は低電圧蛍光体よりはるかに良い。次の表は低電圧陰極発光蛍光体と、高電圧陰極発光蛍光体の特性を比較したものである。

低電圧 200V, 100 μ A/cm ²			高電圧 16KV, 4 μ A/cm ²	
色	材料	効率 (lm/W)	材料	効率 (lm/W)
赤	Zn _{0.2} Cd _{0.8} S:Ag, Cl	1.3	Y ₂ O ₃ :Eu	18
緑	Zn _{0.62} Cd _{0.38} S:Ag, Cl	4.5	Gd ₂ O ₂ S:Tb	33.0
青	ZnS:Ag, Al	0.6	ZnS:Ag	3.0
輝度 \propto 加速電圧 輝度 \propto 電流密度 寿命 \propto 1 / 付着電荷				

図19では、蛍光画面は個々のエッジエミッタアレイ84の一部である。アレイ100は、画面94が有する蛍光体97の種類に応じて、いくつかの色のうち1色を発することができる。上記の表は赤、緑及び青の色の光を発する蛍光体を得るために使用される材料の例を挙げている。電界エミッタ84のアレイの画素88は、図19の場合と同様に蛍光画面94と共に、赤、緑又は青の光を発するように設計されても良いが、適切な蛍光体を使用すれば別の色の光でも発する。従って、フルカラーの電界エミッタ照明液晶表示装置を得るために、赤、緑及び青の画素をマトリクス形アドレス可能画素アレイ90に配置することができる。たとえば、所定の1色の各画素がその他の色の画素と境を接するような画素レイ

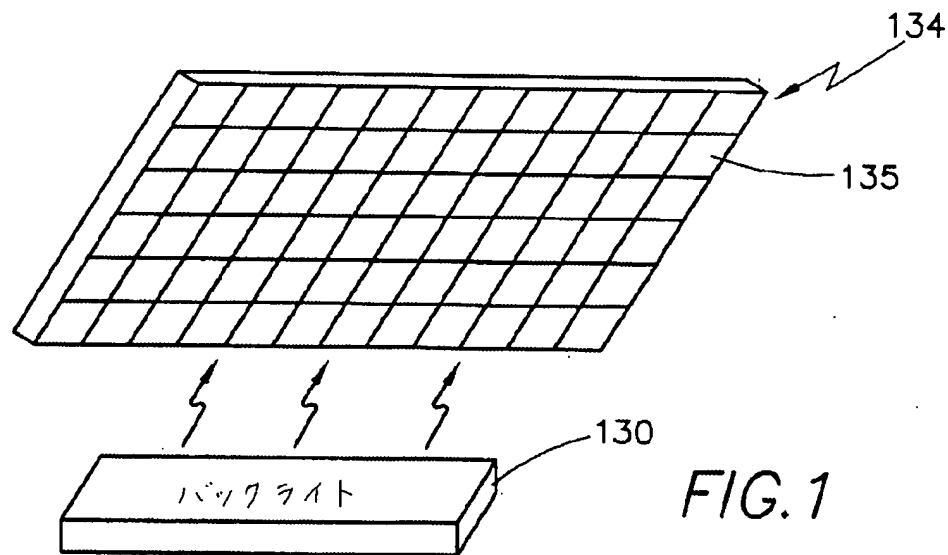
アウトでも良い。3色マトリクスアレイや4色マトリクスアレイのためのカラー画素フォーマットの例は、本明細書の中にも参考として取り入れられている1989年1月24日発行、名称「Four Color Repetitive Sequence Matrix Array for Flat Panel Displays」のLouis Silverstein 他による米国特許第4,800,375号などの関連技術の中に記載されている。

寿命の点を考えると、低電圧蛍光体より高電圧蛍光体のほうが良い。対処しなければならない問題は、陽極の高電圧に起因する誘電体スペーサの破壊である。

しかしながら、誘電体スペーサ（図19）の電界は20000ボルトでは 10^5 V/cm 未満であるので、誘電体の破壊は問題とはならないはずである。

第3のランプ電界エミッタ構造は図25のオンチップ蛍光画面構成124である。構成124は構成110を基礎にしている。基板118の、先の合焦電極115の領域に1.0から2.5ミクロンの深さの溝125を（マイクロ加工によって）エッチングする。溝125に陽極123を堆積させる。陽極123を堆積した後、eビーム蒸着とリフトオフにより蛍光体層127を規定する。電子126はエミッタ112から蛍光画面127及び陽極123に向かって進み、表示観察のために光子を放出する。側方では、陽極123はエミッタ112の最も近い縁部から2~10ミクロン離れている。陽極123の電圧は、ゼロ電圧にあるエミッタ112に対して正の500ボルト以上である。上部制御ゲート113と下部制御ゲート114は100ボルトであり、エミッタ112に対して図23の構成110と同様に位置している。

【図1】



【図2】

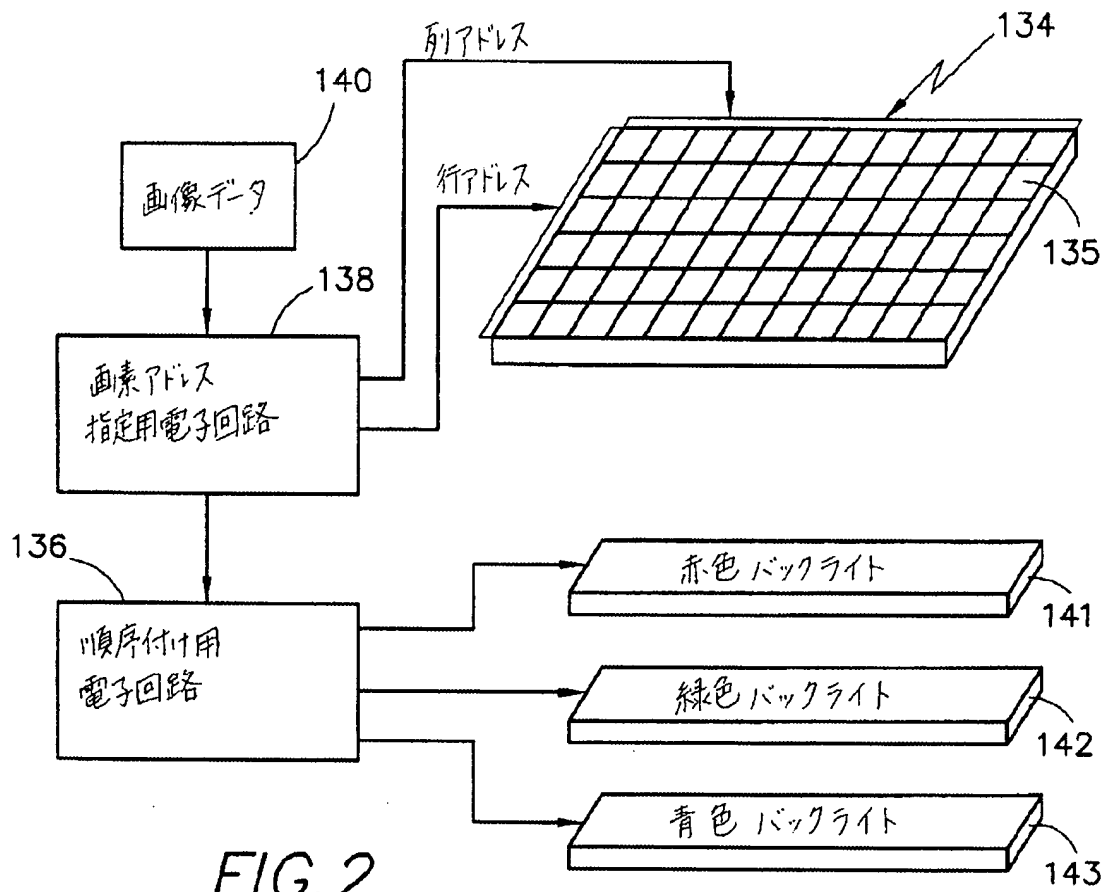


FIG. 2

【図3】

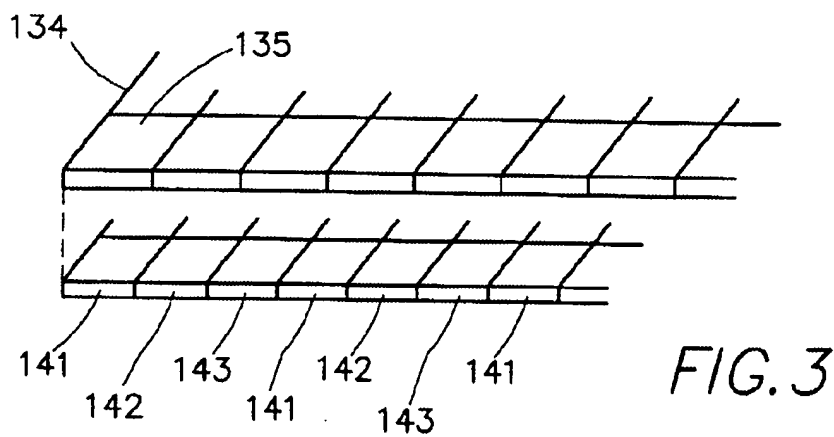
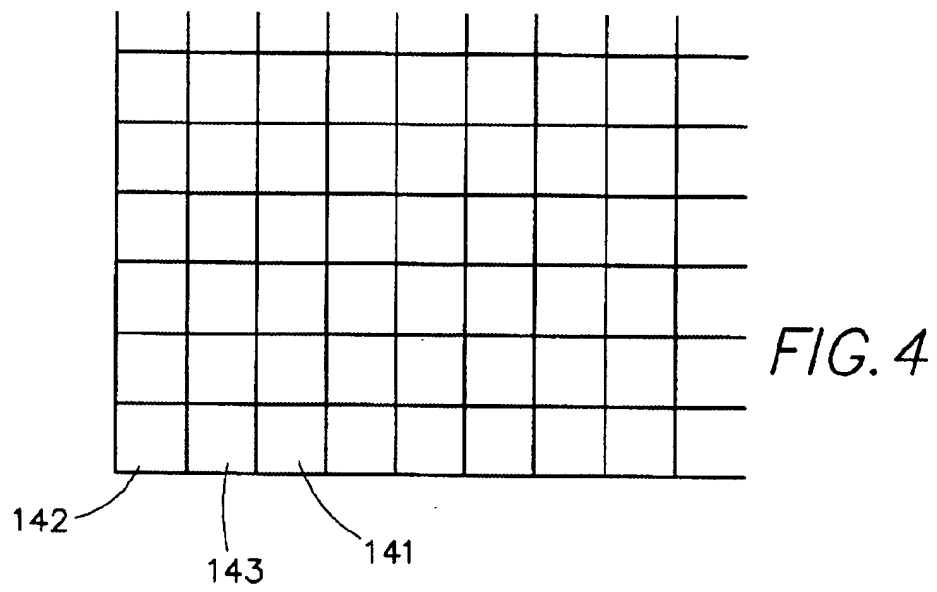
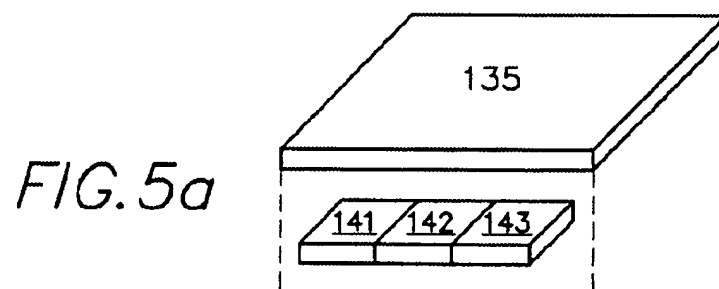


FIG. 3

【図4】



【図5】



【図5】

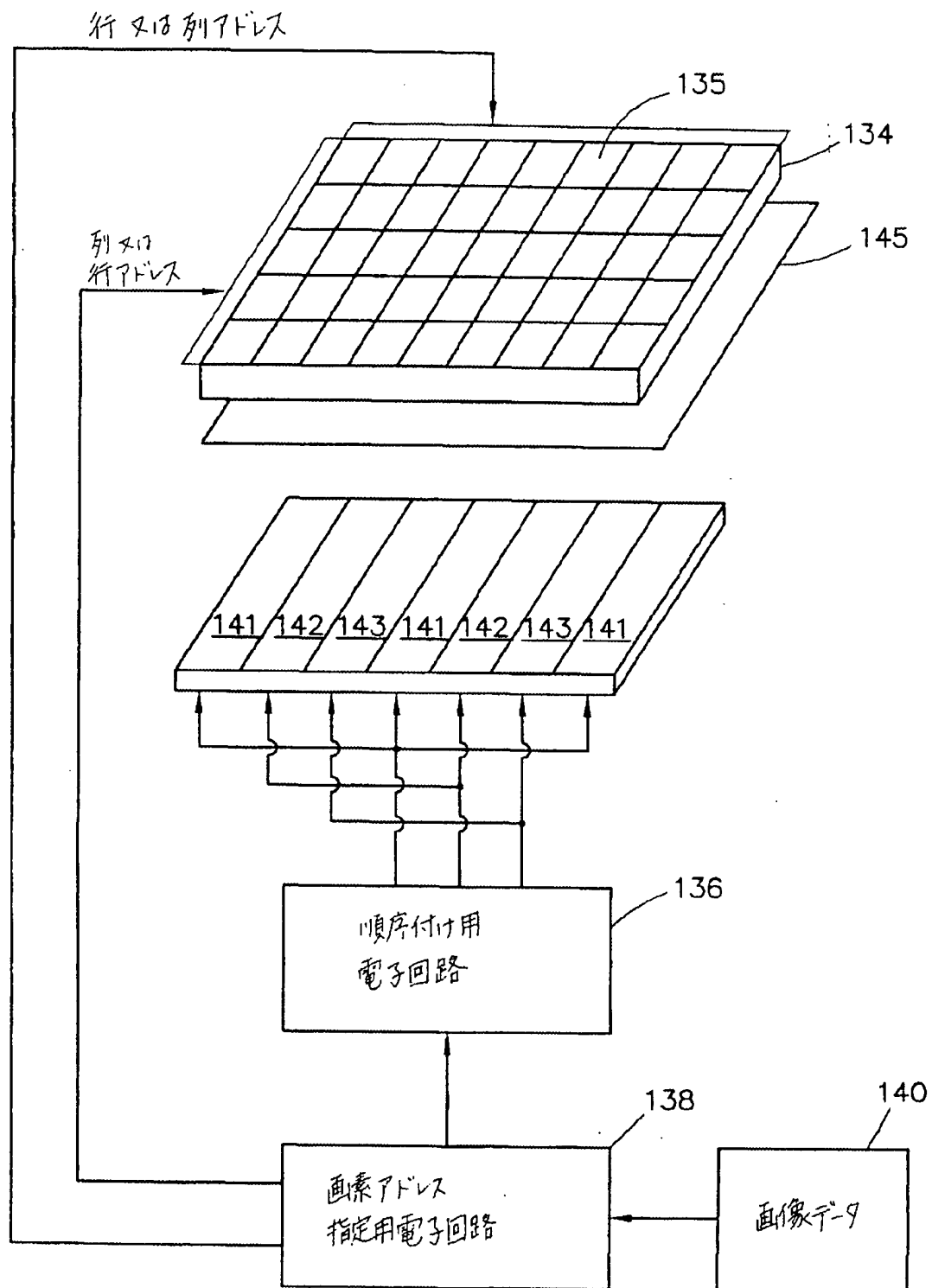


FIG. 5b

【図5】

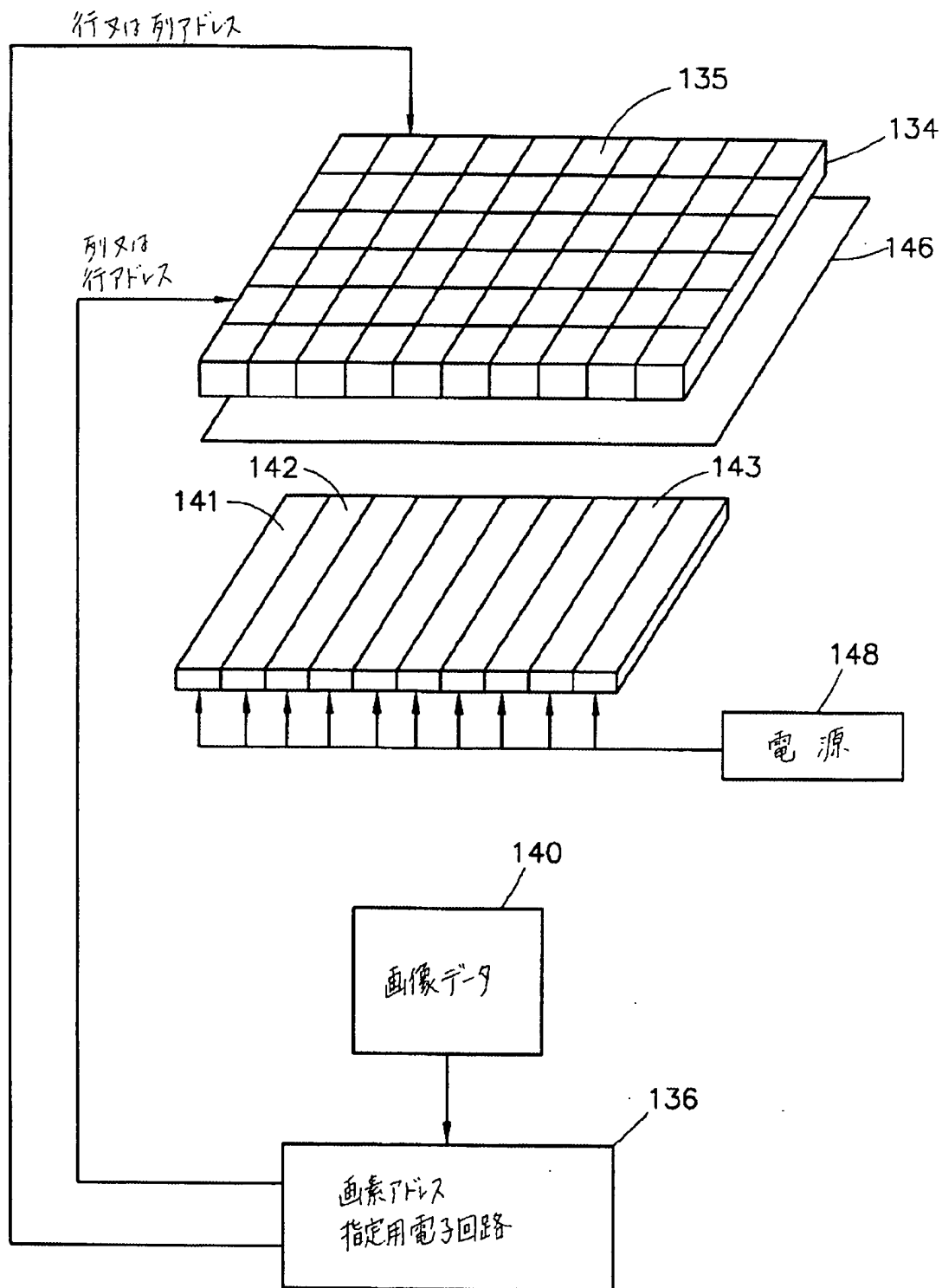
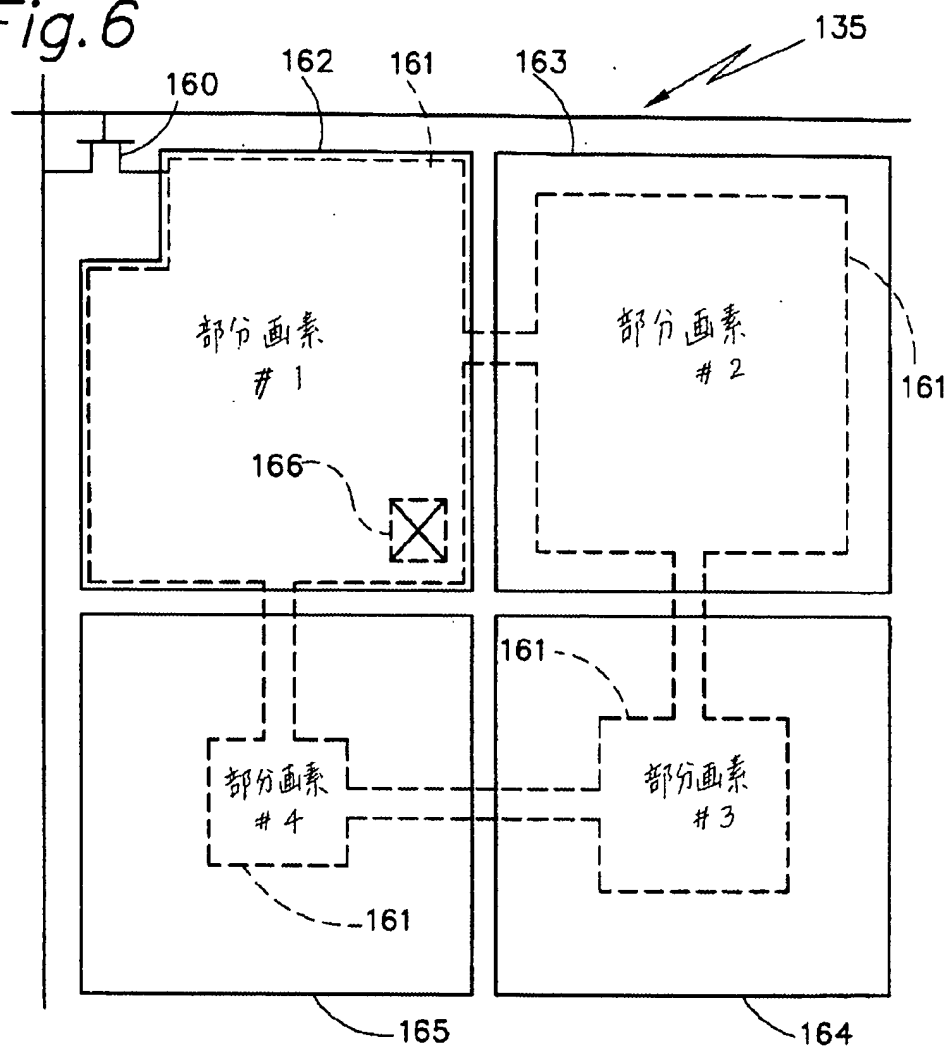


FIG. 5C

Fig. 6



【図 7】

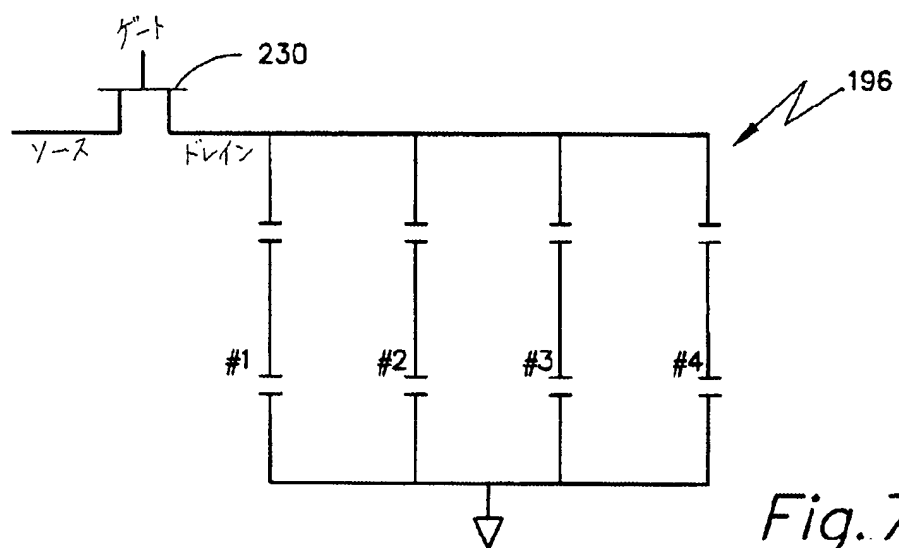


Fig. 7b

【図7】

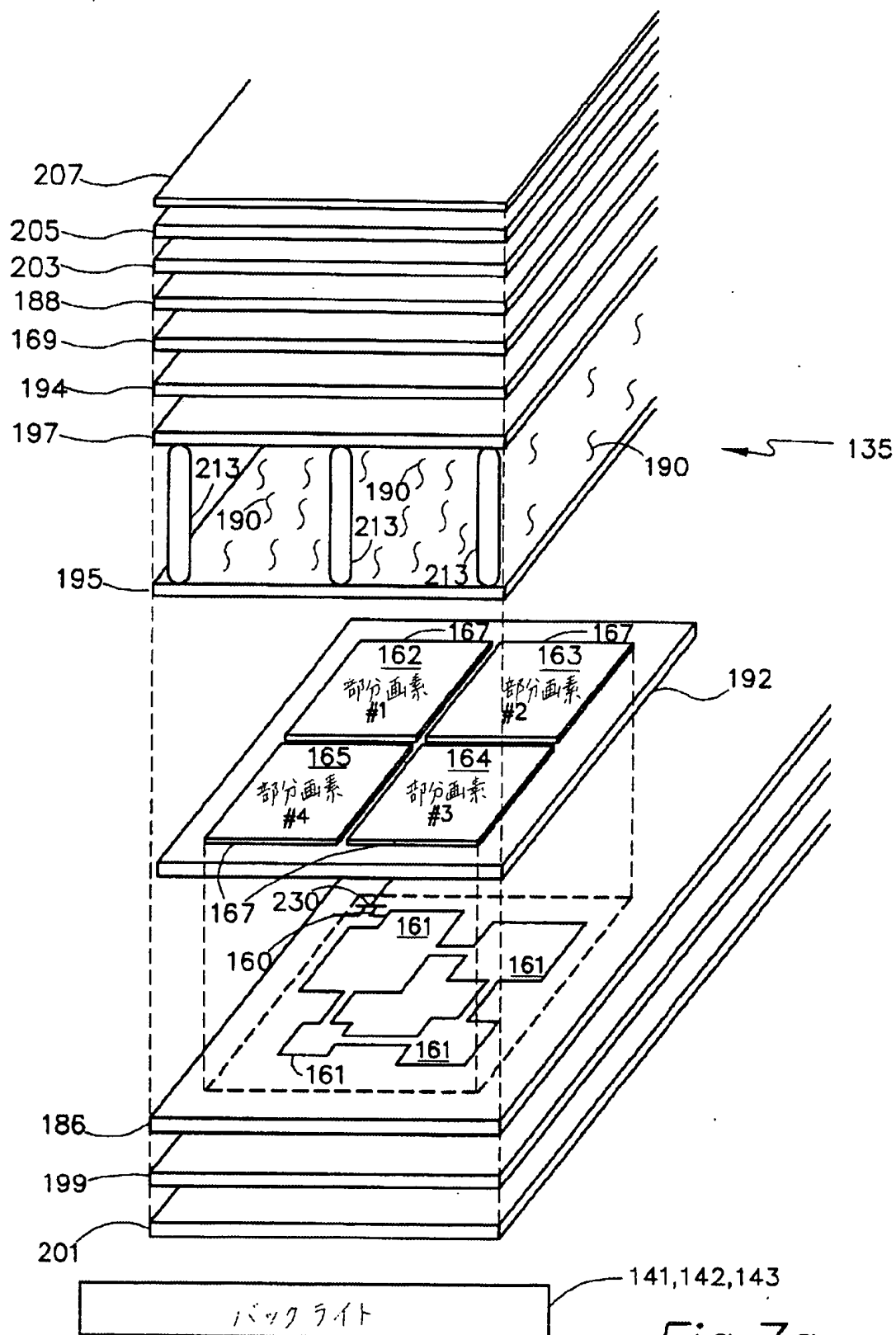


Fig. 7a

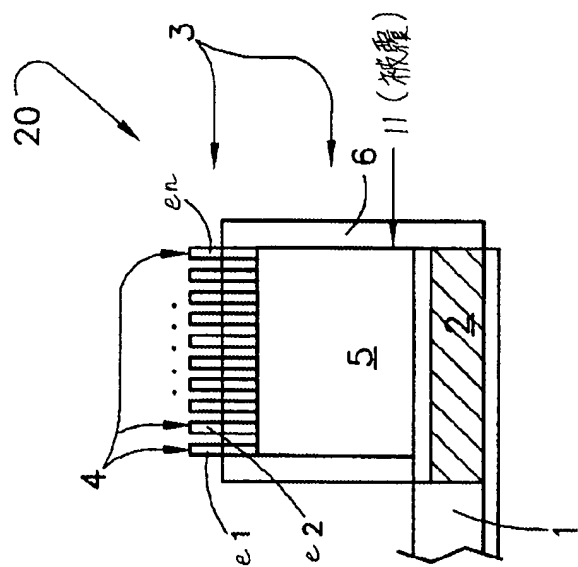


FIG. 8

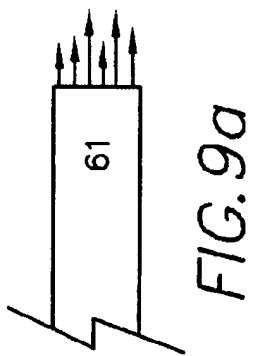


FIG. 9a

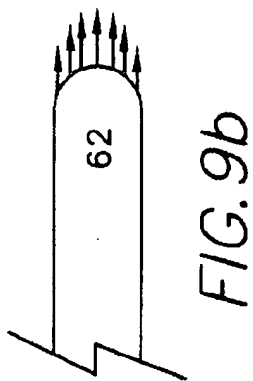


FIG. 9b

【図11】

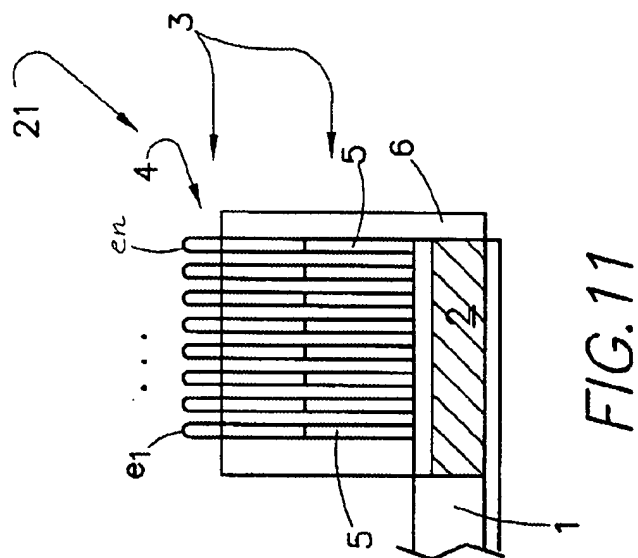
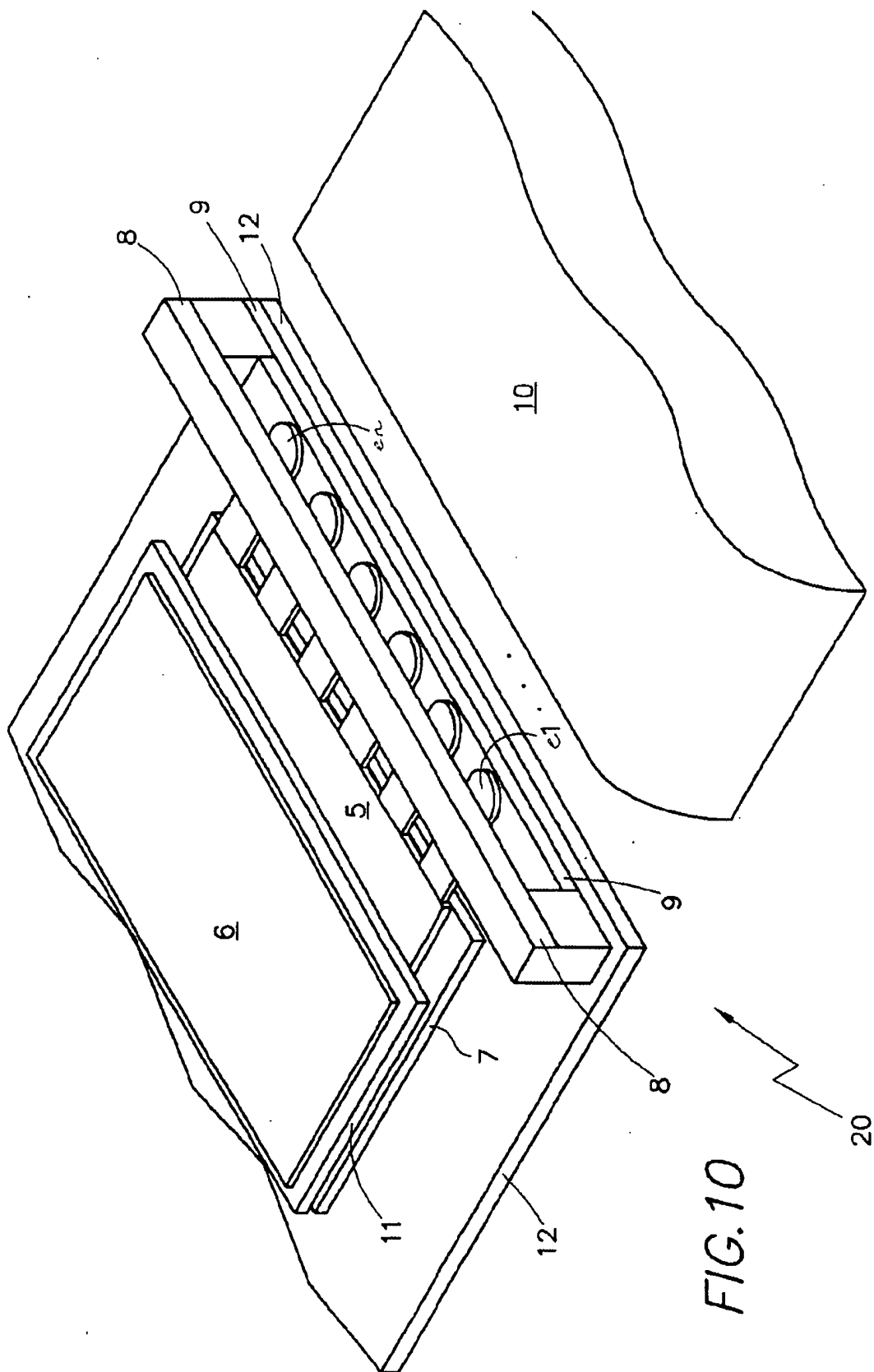


FIG.11

【図10】



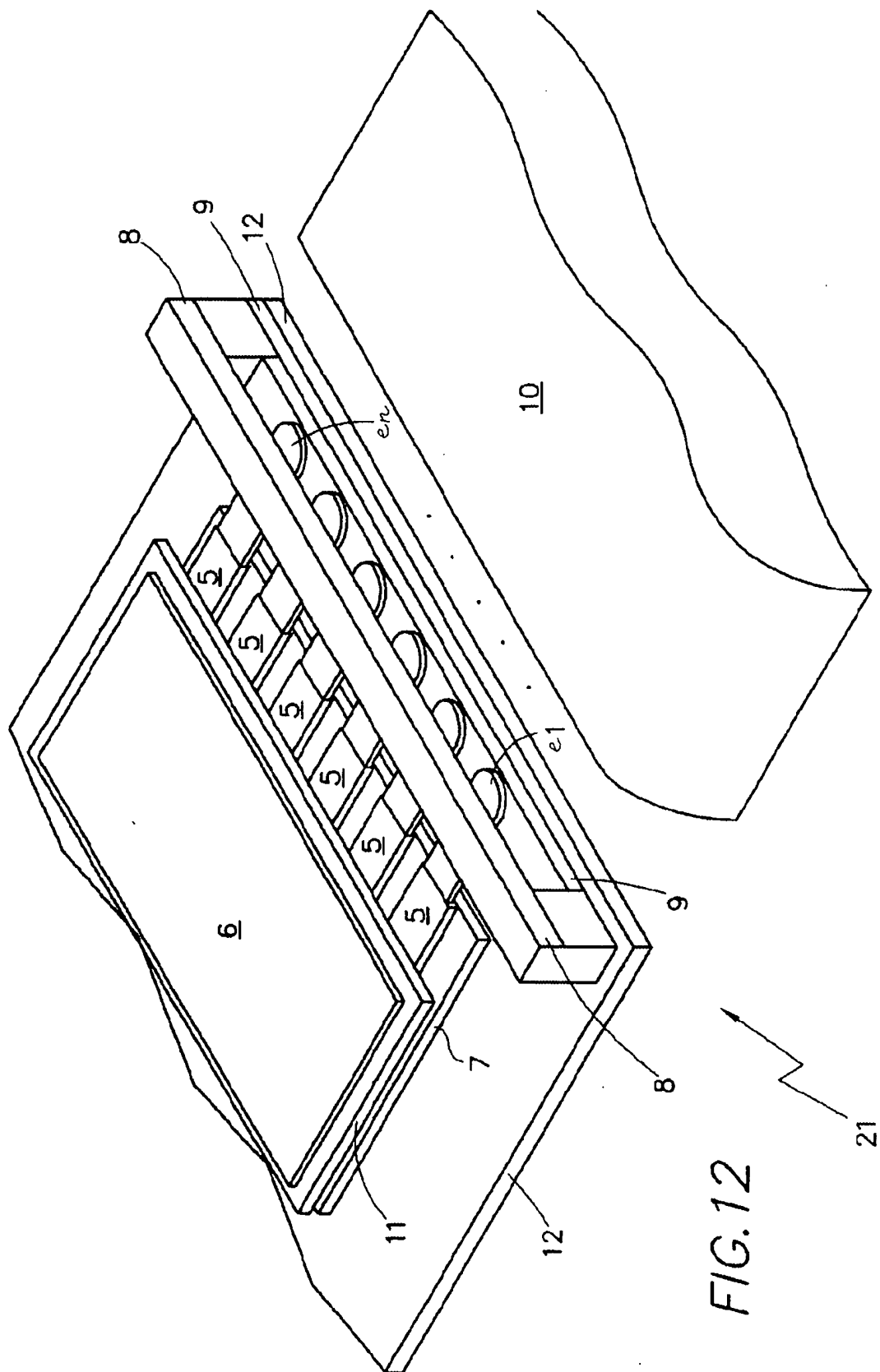
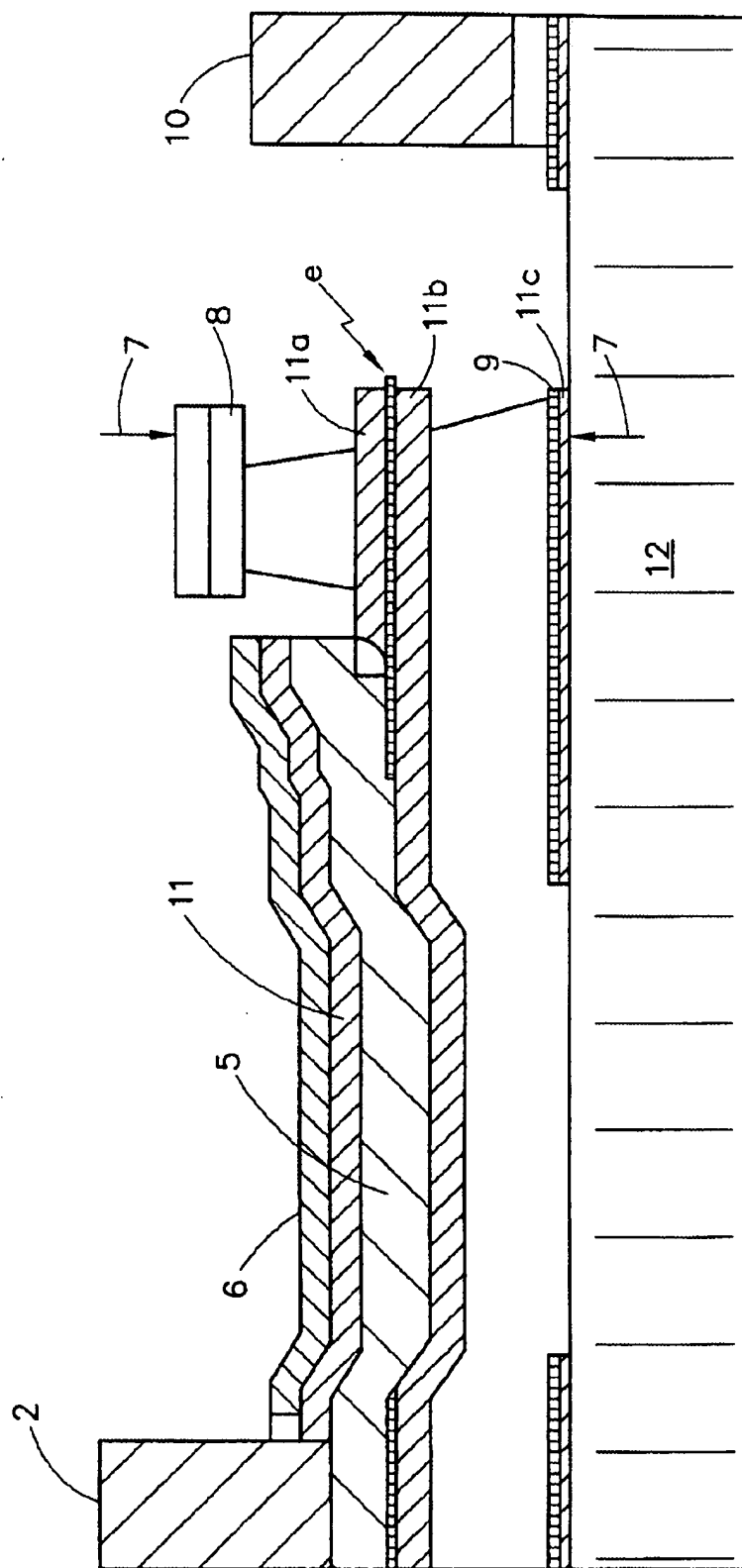


FIG.13



【図14】

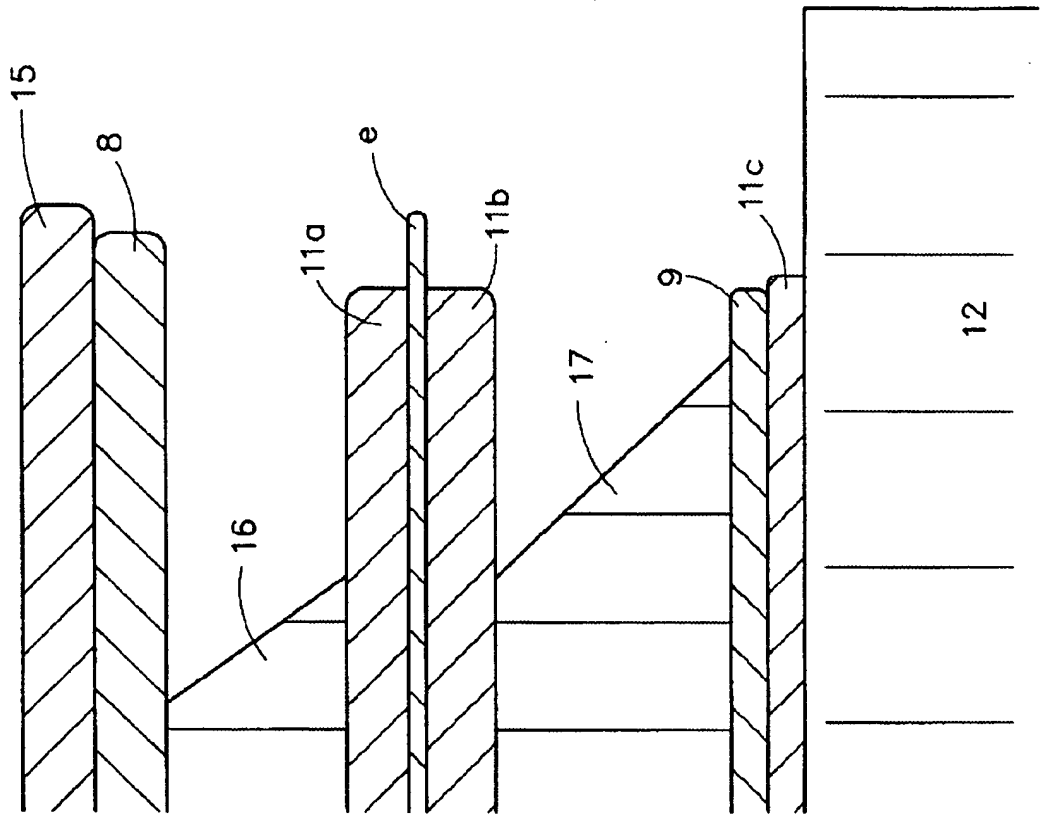


FIG.14

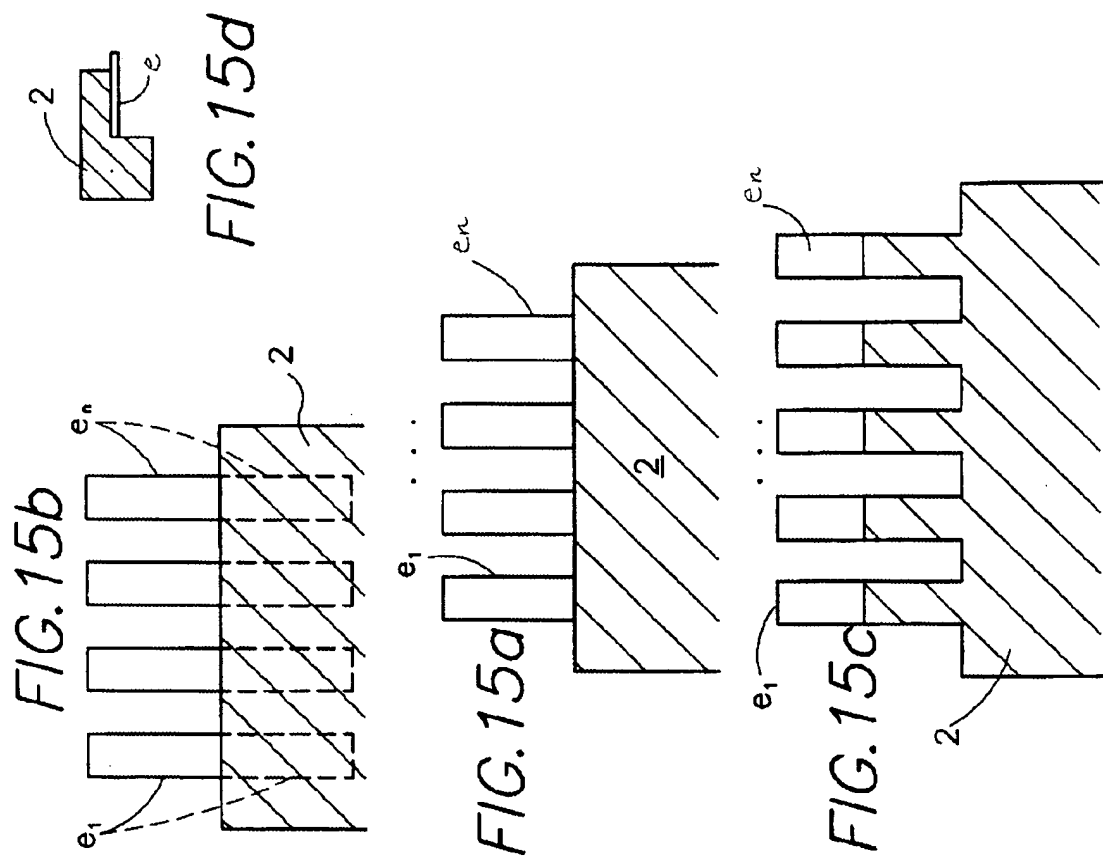
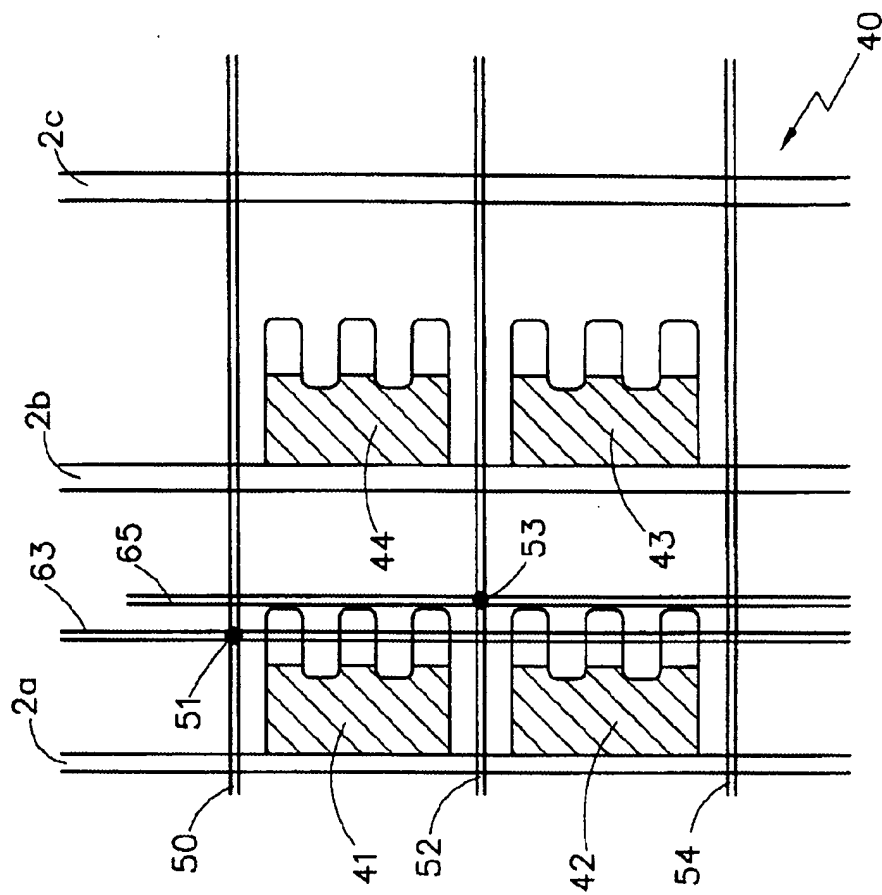


FIG. 16



【図17】

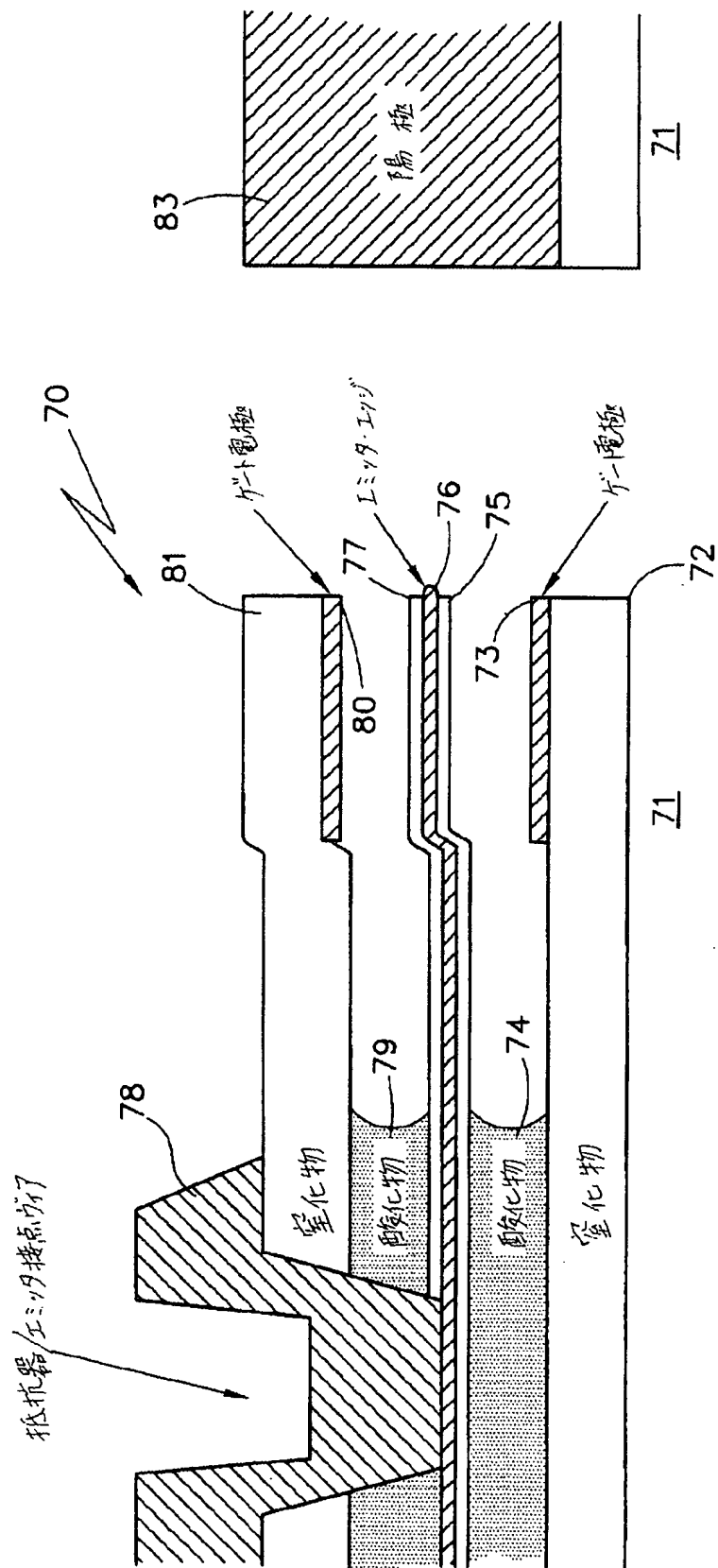


FIG.17

【図18】

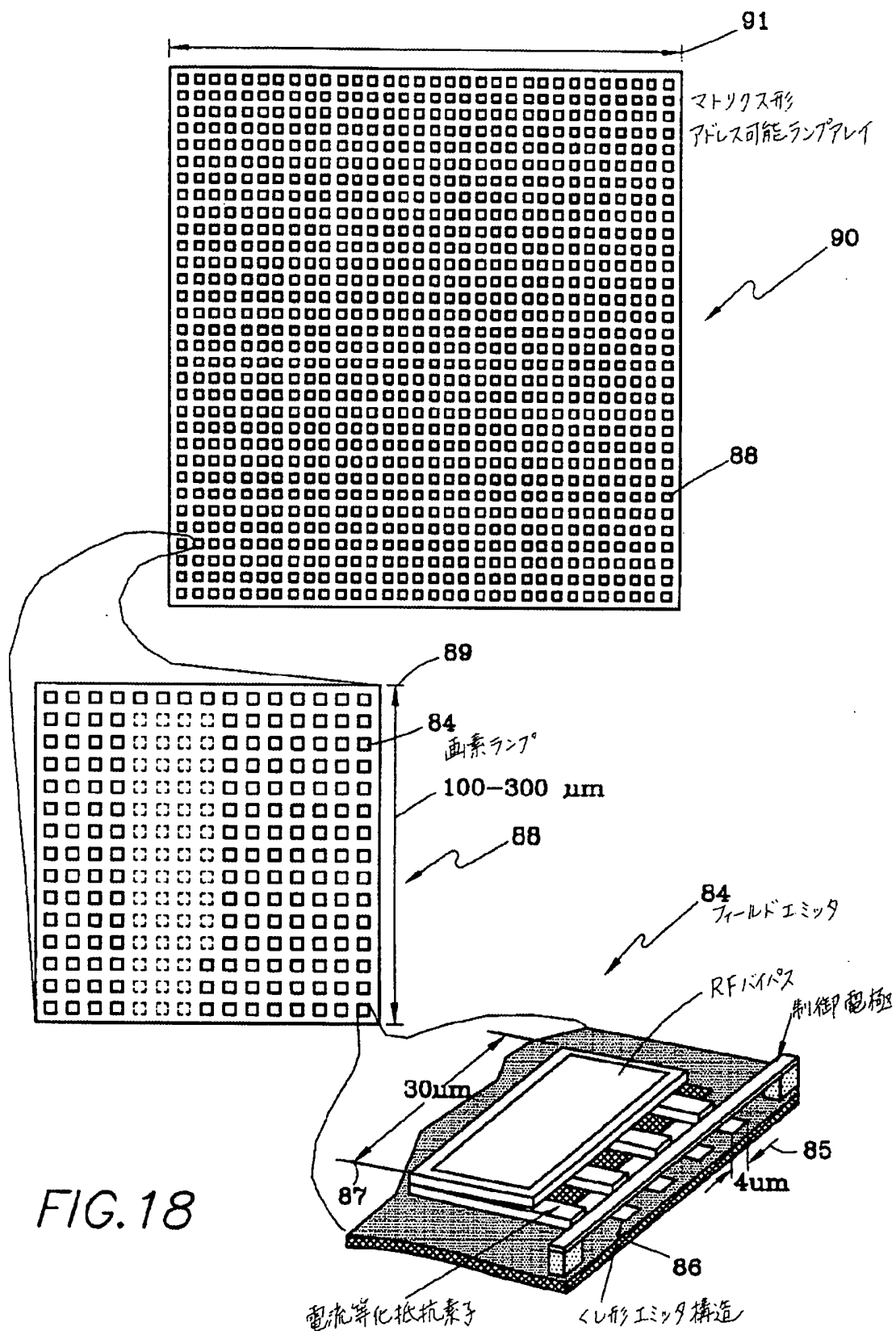
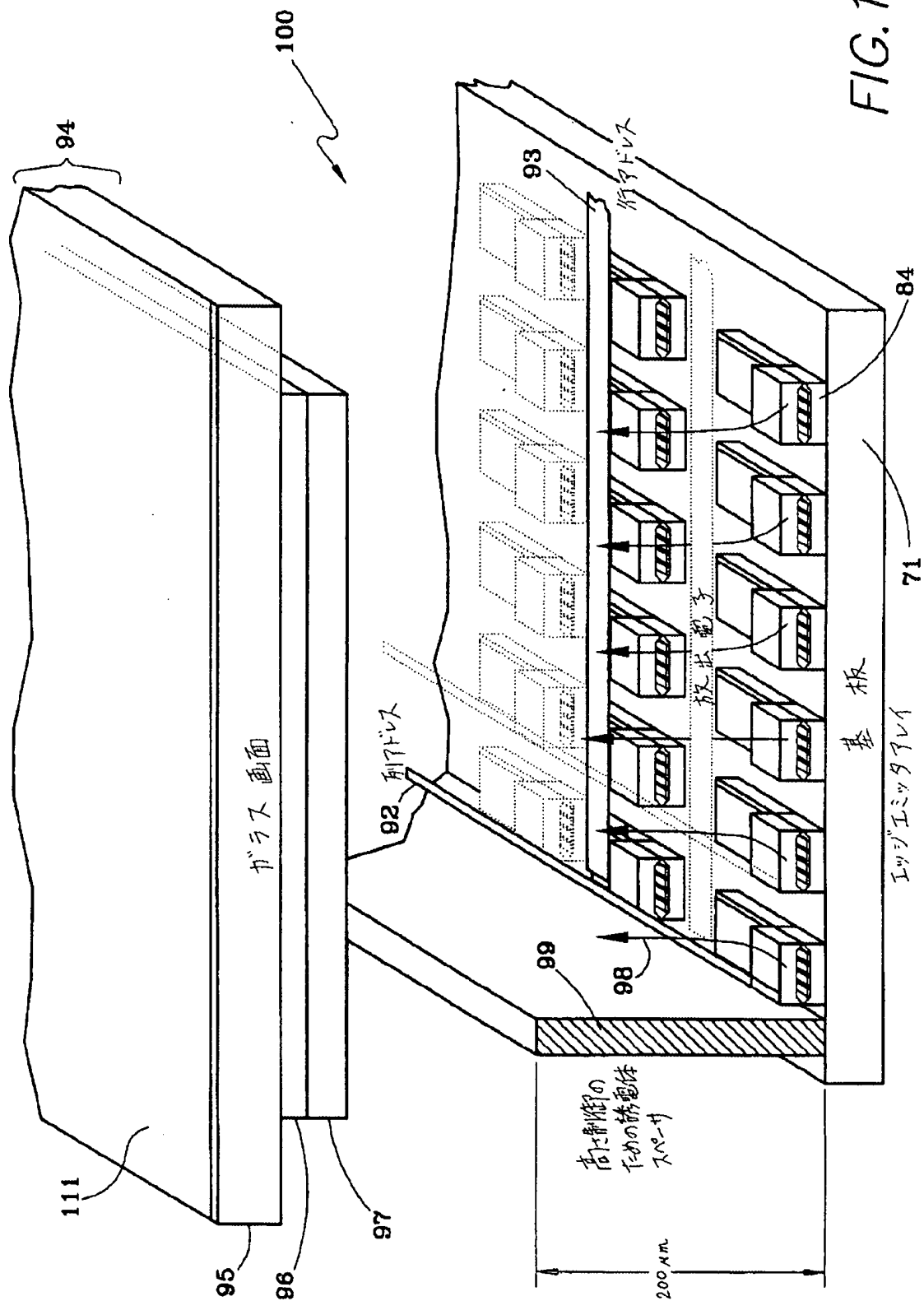
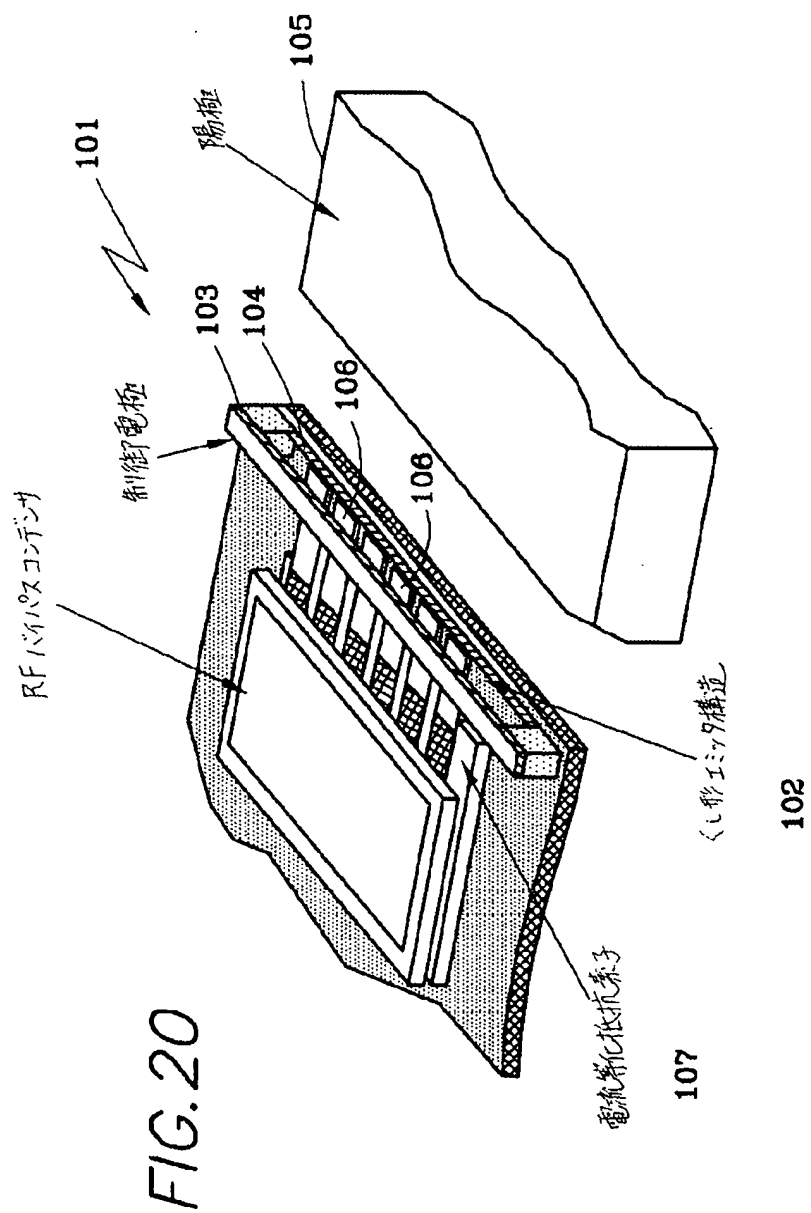


FIG.18





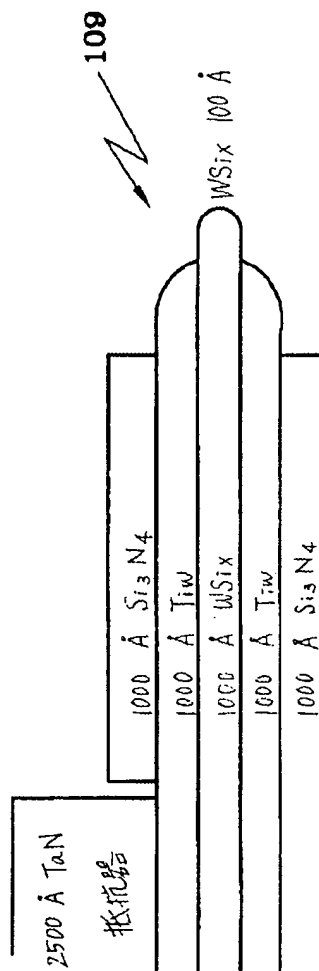


FIG. 22

【図21】



FIG. 21

【図25】

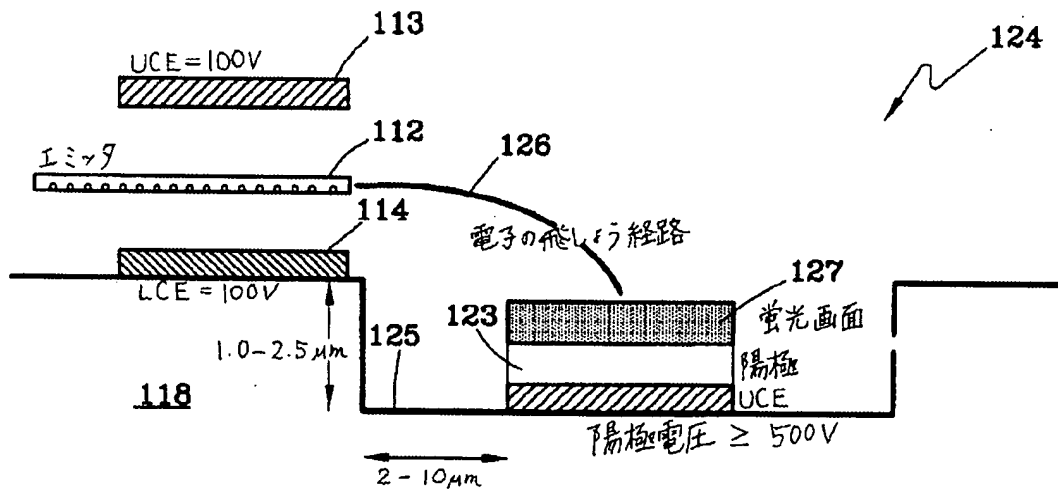


FIG. 25

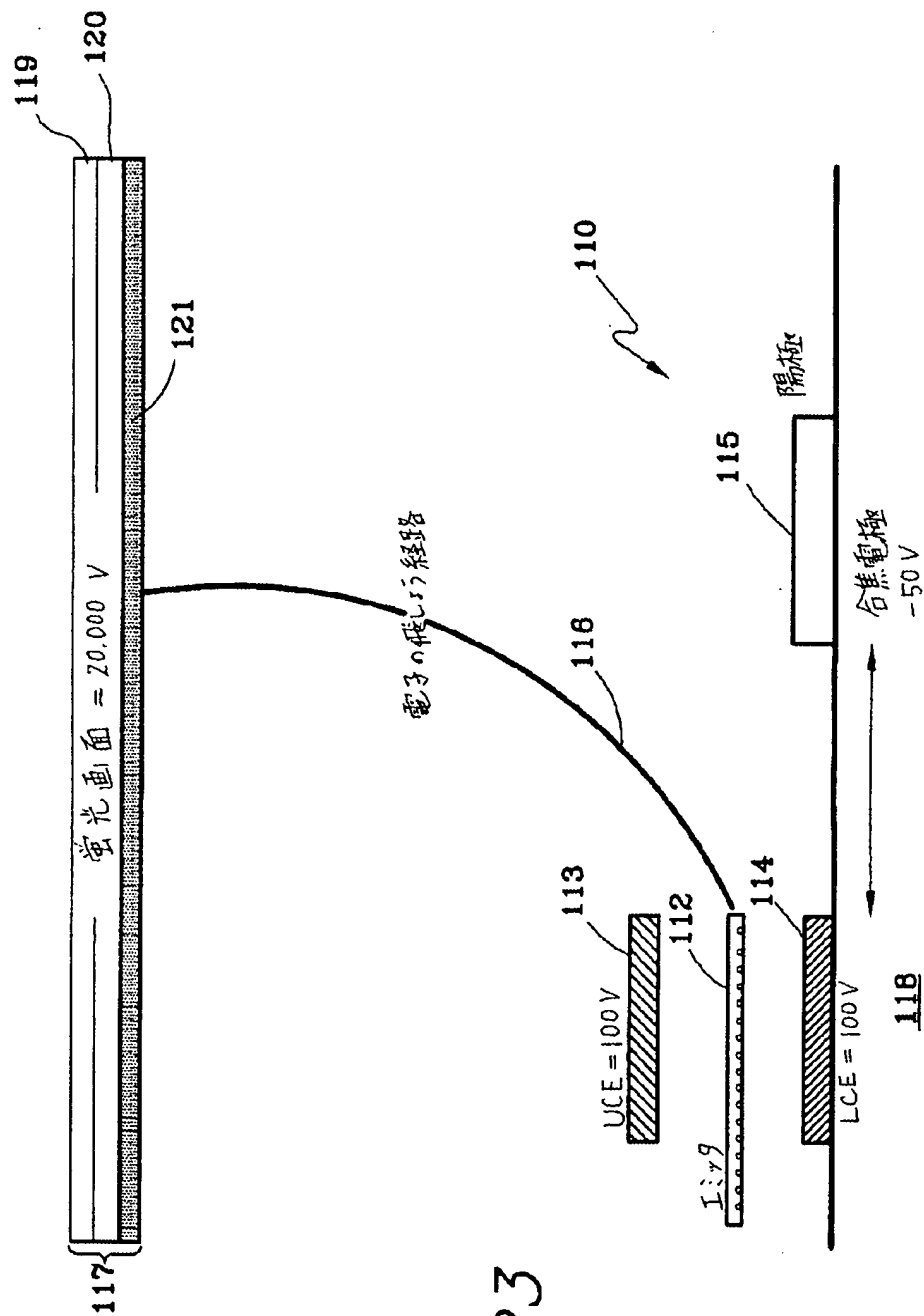


FIG.23

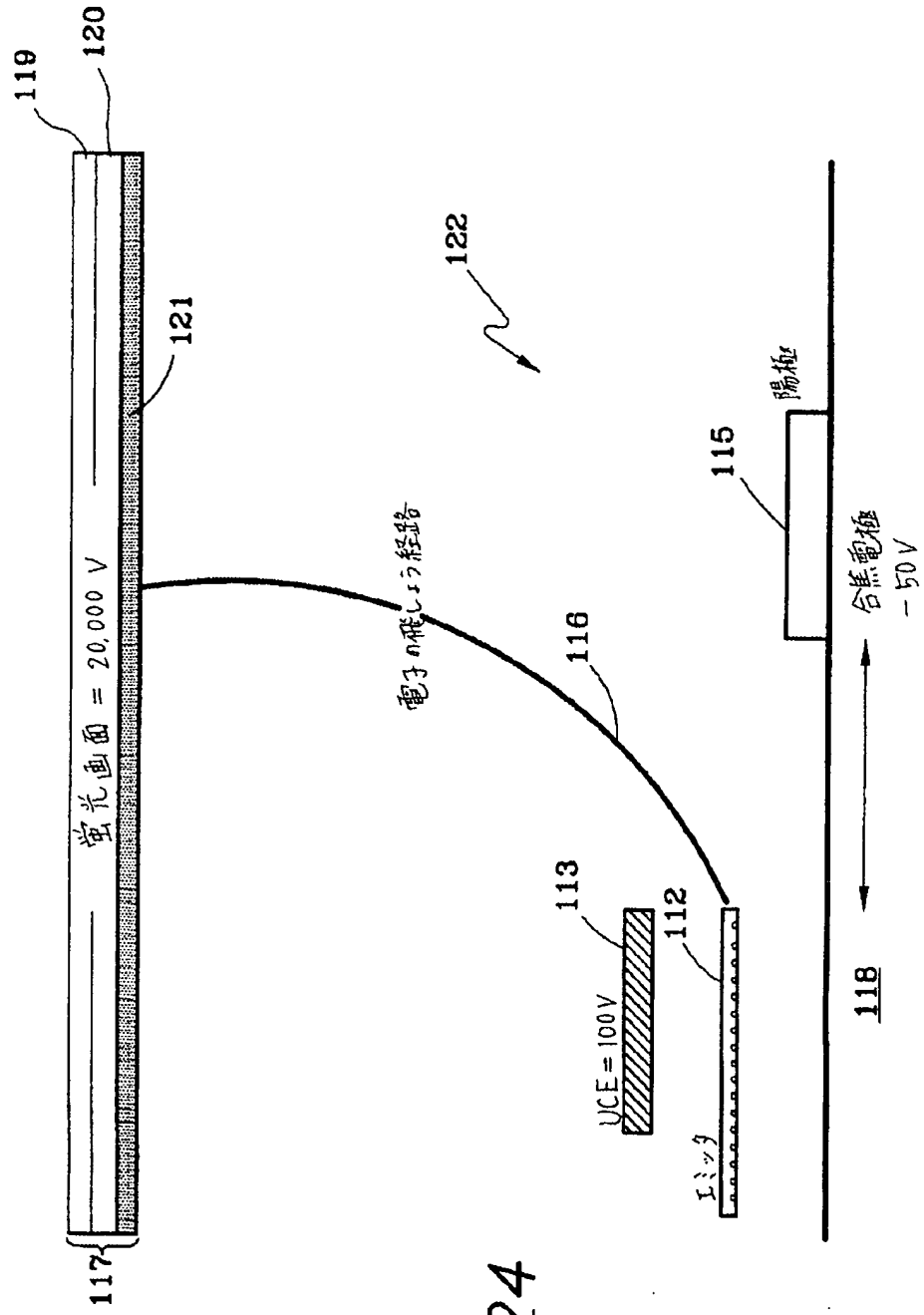


FIG. 24

【手続補正書】特許法第184条の8第1項

【提出日】1996年12月20日

【補正内容】

補正明細書

電界エミッタ液晶表示装置

発明の背景

本発明は表示装置に関し、特にアビオニクス用表示装置に関する。さらに特定すれば、本発明は、電力消費が少なく且つ分解能と輝度が高いフラットパネル液晶表示装置に関する。

利用可能な電子表示装置のうち、最新のアビオニクス用表示装置に要求される上記の特徴に適合するものはない。陰極線管（CRT）は高い発光効率を有し、コントラスト比にすぐれ、観察角度の点でもすぐれている。ところが、CRTの欠点は電子銃が大型であることと、偏向増幅器が使用する電力が多いことの2つである。平面CRTを開発するために、長年にわたり多くの労力が費やされた。開発における2つの方式は、第1に、電子銃を陰極線管の面と平行になるように折りたたむ方式と、第2に、面陰極及びグリッドシステムによって画素ごとに電子ビームを発生する方式である。これらの方式のうち、第1のものはSONY WATCHMANで実現され、第2のものはISEの真空蛍光表示装置（VFD）で使用された。これらは、上記のような方式を商用に適用して成功した唯一の例であった。

その他には、面陰極として円錐形フィールドエミッタアレイ（CFEA）を使用することも提示されている。しかしながら、VFDとCFEAは、共に、高電圧陽極回路を採用することにより陰極線ルミネセンスを得ることができる発光効率の高い蛍光体を使用していない。CFEA装置の場合、エミッタ先端の電界形成と、電子により表面から脱着される粒子によるエミッタ浸食とに起因する信頼性の問題があるため、高電圧陽極を使用できない。

米国特許第5,347,201号は、フィールドエミッタアレイからのバックライトのパルスと、非常に高速の液晶画素とを使用してカラー画像を生成する表示装置を開示している。しかしながら、バックライトパルスを適正に混合し且つ

そのタイミングを適正に規定するように補償するために、このような表示装置は特殊化された素子を必要とする。

補正請求の範囲

1. 第1の平面に配置される複数の液晶画素（135）と；

前記第1の平面とほぼ平行であり且つそれに近接する第2の平面に配置される複数のフィールドエミッタアレイ（141、142及び143）とを具備するフラットパネル表示装置において、

前記複数のフィールドエミッタアレイのうち少なくとも1つのフィールドエミッタアレイは、その少なくとも1つのフィールドエミッタアレイが前記複数の液晶画素の各液晶画素に対してほぼ連続するバックライトとして機能するように、各液晶画素に配置されていることを特徴とするフラットパネル表示装置。

2. 前記複数の液晶画素に接続する第1の複数のアドレス線（行アドレス）と；

前記複数のフィールドエミッタアレイに接続する第2の複数のアドレス線（列アドレス）とをさらに具備し；

各液晶画素に対しほぼ連続するバックライトとして機能する少なくとも1つのフィールドエミッタアレイは、前記第2の複数のアドレス線のうち1本のアドレス線からの信号に従って、少なくとも3つの異なる色から成る色グループの中の1つの色の光を発することができ；

各液晶画素は、前記第1の複数のアドレス線のうち1本のアドレス線からの信号に従って、近接するフィールドエミッタアレイからの色のスポットを受け渡して、特定の輝度を観察者に供給することができ；且つ

前記複数の液晶画素は第1の平面にフルカラー表示を生成することができる請求項1記載のフラットパネル表示装置。

3. 前記複数の液晶画素と、前記複数のフィールドエミッタアレイとは、辺を有し、ある1つの色を発生することができる各画素が辺に沿って、その色とは異なる色を発生することができる画素と境を接するように配列されており；且つ

前記複数の液晶画素の各画素は可変輝度で色を発生することができるグレイス

ケル画素である請求項 1 記載のフラットパネル表示装置。

4. 前記複数のフィールドエミッタアレイの各フィールドエミッタは、
電子を放出する陰極と；
電子を受け取る陽極と；

前記陰極から放出される電子が入射したとき、蛍光面上の蛍光体の種類により決定されるある 1 つの色の光子を発射するように、前記陽極に配置される蛍光画面と；

前記陰極から放出される電子の強さを制御する制御電極とを具備する請求項 1 記載の表示装置。

5. 前記複数の液晶画素の各液晶画素は、前記液晶画素に印加される信号に従って可変グレイスケール出力を発生する複数の部分画素（たとえば、1 6 2，1 6 3，1 6 4 及び 1 6 5）を含み、その信号の大きさ指示に従って、部分画素が全く活性化されない状態から複数の部分画素の全てが活性化される状態までその状態が決まる請求項 1 記載のフラットパネル表示装置。

6. 前記フィールドエミッタアレイは少なくとも 1 つのフィールドエミッタを具備する請求項 1 記載の表示装置。

7. 少なくとも 1 つのフィールドエミッタは薄膜エッジフィールドエミッタである請求項 6 記載の表示装置。

8. 薄膜エッジフィールドエミッタは、

電子を放出する陰極と；

陰極に接続し、陰極へ流れる電流を制限する抵抗素子と；

陰極により放出される電子を吸引する陽極と；

陽極に近接し、陽極により吸引された電子が入射し、入射した電子によって発生した光を射出する蛍光画面とを具備する請求項 7 記載の表示装置。

9. 陰極はくし形構造を有する請求項 8 記載の表示装置。

10. 蛍光画面により射出される光の色は蛍光画面上の蛍光体の種類によって決定される請求項 9 記載の表示装置。

11. 薄膜エッジフィールドエミッタは、陰極により放出される電子の強さ及

び／又は方向を制御する制御電極を具備する請求項 7 記載の表示装置。

12. 薄膜エッジフィールドエミッタは、陰極により放出される電子を陰極に集束する合焦電極を具備する請求項 11 記載の表示装置。

13. 薄膜エッジフィールドエミッタは、陰極により放出される電子の強さ及び／又は方向をさらに制御する第 2 の制御電極を具備する請求項 12 記載の表示

装置。

14. 薄膜エッジフィールドエミッタは、抵抗素子と並列に接続されて、振幅が変化する電流信号を陰極へ導く容量性素子をさらに具備する請求項 13 記載の表示装置。

INTERNATIONAL SEARCH REPORT

		International application No PCT/US 95/13329
A. CLASSIFICATION OF SUBJECT MATTER IPC 6 G02F1/1335 H01J1/30 G09G3/34		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 6 G02F H01J		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US,A,5 347 201 (LIANG JEMM Y ET AL) 13 September 1994	1-8
Y	see column 11, line 14 - line 51; figures 7-10	10
A	see column 12, last paragraph - column 13, paragraph 1	9-23

Y	US,A,5 126 865 (SARMA KALLURI R) 30 June 1992 cited in the application see column 2, last paragraph - column 3, paragraph 1; figures 3,4	10

A	US,A,5 214 347 (GRAY HENRY F) 25 May 1993 -----	
<input type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "A" document member of the same patent family		
Date of the actual completion of the international search 7 March 1996		Date of mailing of the international search report 10 APRIL 1996
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+ 31-70) 340-2040, Tx. 31 651 epo nl, Fax (+ 31-70) 340-3016		Authorized officer Wongel, H

Form PCT/ISA/210 (second sheet) (July 1995)

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/US 95/13329

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US-A-5347201	13-09-94	US-A- 5229691	20-07-93
		AU-B- 3325793	28-07-93
		CN-A- 1083934	16-03-94
		WO-A- 9313514	08-07-93
		EP-A- 0446041	11-09-91
		AU-B- 2372992	23-02-93
		CN-A- 1083264	02-03-94
		EP-A- 0598764	01-06-94
		JP-T- 7506211	06-07-95
		WO-A- 9302442	04-02-93
		US-A- 5402143	28-03-95
US-A-5126865	30-06-92	CA-A- 2056293	01-07-92
		EP-A- 0493798	08-07-92
		IL-A- 100146	12-04-94
		JP-A- 5066412	19-03-93
US-A-5214347	25-05-93	US-A- 5266155	30-11-93

Form PCT/ISA/210 (patent family annex) (July 1992)

フロントページの続き

(51) Int. Cl. ⁶

H 0 1 J 63/06

識別記号

F I

H 0 1 J 63/06

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.